

УДК 004.3

И.Д. ВОЙТОВИЧ\*, В.М. КОРСУНСКИЙ\*

## СПИНТРОНИКА И ЕЕ ВКЛАД В ЭЛЕМЕНТНУЮ БАЗУ ИНФОРМАТИКИ. Ч. 2

\*Институт кибернетики имени В.М. Глушкова НАН Украины, Киев, Украина

**Анотація.** *Описані такі важливі внески спінтроники в елементну базу інформатики, як «трекова» пам'ять, спінтронні реле, логічні спінтронні вентилі, магнітні кліткові автомати, спінтронні логічні елементи з «латеральним переносом спіну», з використанням однодоменого та «нелокального» спин-транспортного перемагнічування.*

**Ключові слова:** *комбіновані КМДН/СП інтегральні схеми, магнітні кліткові автомати, спінтронні логічні вентилі, спінтронне реле.*

**Аннотация.** *Описаны такие вклады спинтроники в элементную базу информатики, как «трековая» память, спинтронные реле, логические спинтронные вентили, магнитные клеточные автоматы, спинтронные логические элементы с «латеральным переносом спина», с использованием однодоменого и «нелокального» спин-транспортного перемагничивания.*

**Ключевые слова:** *комбинированные КМДП/СП интегральные схемы, магнитные клеточные автоматы, спинтронные логические вентили, спинтронное реле.*

**Abstract.** *This paper describes such important contributions of spintronics to an element base of computer science as the “track” memory, spintronic relays, logic spintronic valves, magnetic cellular automaton, spintronic logic elements with “lateral spin transfer” using single-domain and “nonlocal” spin-transport magnetic reversal.*

**Keywords:** *combined CMIS/SC integrated circuits, magnetic cellular automaton, spintronic logic valves, spintronic relay.*

*Будущая информатика рождается сегодня*

## 1. Введение

Статья состоит из трех частей. В части 1 [1] мы вкратце рассказали, что такое «спинтроника», познакомили Вас с такими ее вкладками в элементную базу информатики, как магниторезистивные считывающие головки и магниторезистивная «универсальная» память, а также с такими основными понятиями спинтроники, как спин-поляризованный электрический ток, магнитный спин-ток и с явлением спин-транспортного перемагничивания (СТП) ферромагнетиков. В части 2 мы ознакомим Вас с основанным на использовании явления СТП вторым поколением магниторезистивной памяти, а также с разными видами спинтронной логики и с комбинированными КМДП/СП интегральными схемами. В части 3 расскажем о вкладе спинтроники в создание нейрокомпьютеров и квантовых процессоров.

## 2. Второе поколение магниторезистивной памяти

Переход к вертикальной намагниченности и к записи информации методом СТП позволил существенно улучшить характеристики магниторезистивных оперативных запоминающих устройств (МРОЗУ), значительно уменьшить площадь отдельных ячеек памяти и соответственно увеличить объем информации в одном кристалле (чипе); благодаря возможности параллельной записи слова значительно сократить время записи, а также уменьшить затраты энергии на запись до величины порядка 1 пДж/бит [2–5].

МРОЗУ с записью информации методом СТП в англоязычных публикациях назы-

вают STT MRAM (spin-torque-transfer MRAM), а еще более новые варианты, где, кроме метода STT, используют также кратковременное локальное нагревание ячейки памяти во время записи, называют STT+TA MRAM (STT+Thermally assisted MRAM) или TA+STT MRAM. Показано, что размер ячейки такой памяти можно уменьшать вплоть до 10 нм. А время считывания информации в ультрабыстрых вариантах МРОЗУ доведено уже до 300 пс [6]. Это называют «вторым поколением» магниторезистивной памяти.

Разработаны также варианты быстрой магниторезистивной кэш-памяти [7].

### 3. Трековая память

Изучение процессов спин-транспортного перемагничивания открыло еще и новые возможности использования этого метода. Рассмотрим, например, процессы STT в длинной ферромагнитной нанопроволоке с малым поперечным сечением, например, 30x10 нм, в которой сформированы области спонтанной намагниченности (домены) разной ориентации (рис. 1а). Если вдоль такой проволоки пропускать справа налево электрический ток  $I$ , превышающий критическое значение STT, то электроны проводимости в ленте будут двигаться слева направо. К междоменной стенке МС1 подходят в основном электроны с магнитным моментом, направленным вправо. В результате STT междоменная стенка МС1 смещается вправо.

Поскольку движение электронов проводимости слева направо происходит синхронно во всех сечениях ферромагнитной проволоки, то одновременно к междоменным стенкам МС2, МС3, ... , МС $i$  тоже подходят электроны. Но они в основном имеют магнитный момент, направленный параллельно направлению намагниченности предыдущего домена. В частности, к МС2 подходят электроны с магнитным моментом, ориентированным влево. В результате STT доменная стенка МС2 тоже сдвигается вправо. К МС3 в тот же момент подходят в основном электроны с магнитным моментом, направленным вправо. В результате STT магнитная стенка МС3 сдвигается вправо. Таким образом, под влиянием электрического тока  $I$  все магнитные домены, имеющиеся в ферромагнитной нанопроволоке, синхронно перемещаются слева направо. Подчеркнем, что движется лишь состояние намагниченности. Сама нанопроволока и все атомы в ней остаются при этом неподвижными.

Если сквозь ферромагнитную нанопроволоку на рис. 1а пропускать электрический ток  $I$  слева направо, то все магнитные домены перемещаются навстречу – справа налево. Таким образом, магнитные домены можно «гонять» вдоль неподвижной ферромагнитной нанопроволоки туда и назад.

Исследования показали, что критическая плотность тока и скорость движения доменных стенок, а, следовательно, и скорость движения доменов, зависят от материала, из которого сделана нанопроволока, от ее геометрии и от условий на ее границах. Критическая плотность тока составляет  $10^{11}$ - $10^{14}$  А/м<sup>2</sup> (0,1–100 мкА/нм<sup>2</sup>), а скорость движения доменов – 5-500 м/с [8–11]. В частности, для нанопроволоки из пермаллоя сечением 30x10 нм (с дополнительными слоями) для перемещения доменов требуется электрический ток порядка 30 мкА, а скорость перемещения достигает 100–500 м/с.

Конечно, такие физические возможности сразу же натолкнули на мысль о реализации устройств долговременной памяти, аналогичных накопителям информации на магнитных дисках или забытым накопителям на магнитных лентах, но теперь уже с неподвижным «железом».

На рис. 1б, в показаны возможные узлы записи и считывания информации в/из ферромагнитной нанопроволоки, внутри которой перемещаются магнитные домены. Здесь 1 – полупроводниковая пластина, 2 – ферромагнитная лента, сформированная на ее поверхности. Для записи информации (рис. 1б) поперек ферромагнитной ленты проложена проводящая нанопроволока 3 (например, из золота) или углеродная нанотрубка [12]. Если сквозь нее пропустить импульс электрического тока, то вокруг нее возникает магнитное поле,

условно изображенное штриховой окружностью 4, достаточно сильное, чтобы намагнитить участок, находящийся под ней ферромагнитной нанопроволоки в том или другом направлении (в зависимости от направления тока записи). Внутри полупроводниковой пластины 1 предварительно формируют электронную схему 5, которая в заданный момент вырабатывает и подает в нанопроволоку 3 требуемый импульс тока заданного направления.

Для считывания информации (рис. 1в) над ферромагнитной лентой 2 формируют магниторезистивную считывающую головку, которая состоит из сверхтонкого туннельного слоя 7, «фиксированного» ферромагнитного элемента 8 и металлических электродов 9 и 10. В зависимости от направления намагниченности домена б электрическое сопротивление «головки» будет меньше или больше. Соответствующие сигналы считывания формирует электронная схема 11, предварительно сформированная внутри полупроводниковой пластины 2.

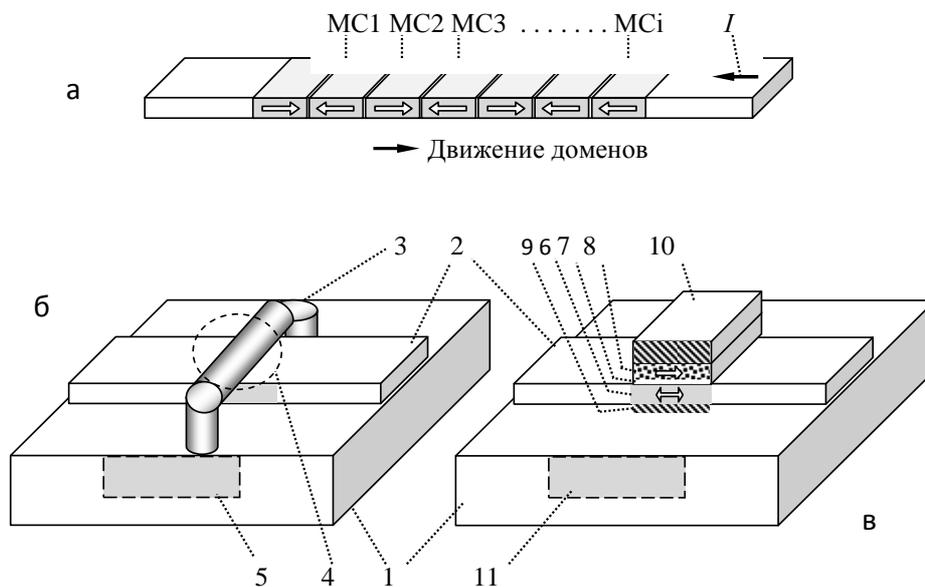


Рис. 1а – передвижение магнитных доменов в ферромагнитной нанопроволоке в результате СТП; б – схема узла записи информации; в – схема узла считывания информации

Основанную на описанных принципах память называют «трековой» памятью или «памятью на беговой дорожке» (англ. Racetrack memory или magnetic racetrack memory, MRM). Она может быть организована по-разному. Разработчики фирмы IBM предложили, например, объемную организацию трековой памяти (рис. 2) [13].

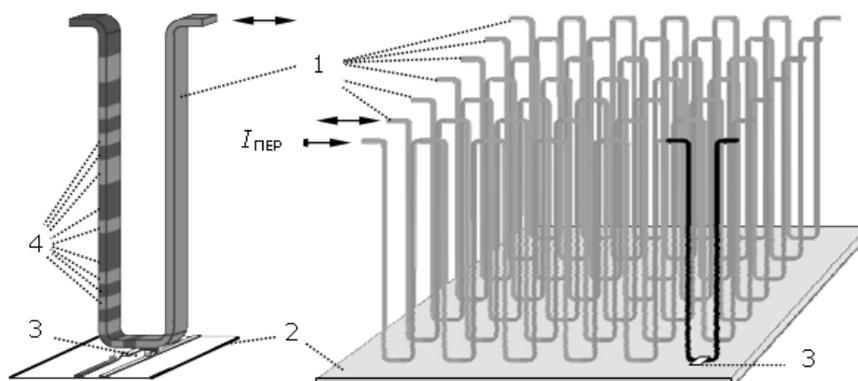


Рис. 2. Принцип организации объемной трековой памяти

Нанопроволоки 1 из ферромагнетика (напр., пермаллоя или сплава Fe-Co) U-образной формы толщиной менее 100 нм и высотой 20–40 мкм устанавливаются вертикально на поверхности пластины кремния 2, в которой сформированы электронные схемы управления памятью. Возле дна каждой нанопроволоки 1 сформированы также узлы записи и считывания информации 3. В половине каждой нанопроволоки могут быть записаны 75–280 доменов, в которых хранятся 64–256 битов информации, плюс определенное количество резервных битов для выявления и исправления единичных или двойных сбоев. С помощью импульсов электрического тока  $I_{\text{ПЕР}}$  того или другого направления записанные домены могут коллективно перемещаться из левой половины нанопроволоки в правую или наоборот за время порядка 100–200 нс. Электронные схемы управления позволяют адресно обращаться к любой нанопроволоке и за время 150–300 нс считать из нее или записать в нее все 64–256 битов информации.

Такая трековая память является энергонезависимой, долговременной, довольно быстрой. Благодаря вертикальному расположению ферромагнитных нанопроволок обеспечивается плотность записи информации на порядки выше, чем в других видах полупроводниковой памяти. А, следовательно, и удельная себестоимость мегабита информации может быть значительно ниже.

Пока что реализованы исследовательские образцы лишь «плоской» трековой памяти, когда система запоминающих ферромагнитных «дорожек» формируется на поверхности полупроводниковой пластины с электронными схемами управления. В таком варианте тоже можно достичь неплохих результатов. Например, на «дорожке» с поперечным сечением 10х30 нм и периодом расположения доменов 25 нм на 1 мм длины можно хранить 40 кбит информации. Если такие «дорожки» расположены параллельно с периодом 200 нм, то на площади 1 мм<sup>2</sup> размещается 5 тыс. «дорожек», в которых будут храниться 200 Мбит информации. Это не намного меньше плотности записи информации на современных жестких магнитных дисках. Но это уже твердотельная память, которой не нужны высокоточные механические приводы, которая не боится вибраций и ударов, для обслуживания которой не требуется дополнительный значительный объем.

До промышленного выпуска трековой памяти дело еще не дошло, поскольку пока не решен ряд проблем. Одной из них является то, что электрический ток  $I_{\text{ПЕР}}$ , требуемый для перемещения доменов, остается еще достаточно большим. За счет джоулевого тепла ферромагнитная нанопроволока довольно сильно нагревается, что резко снижает надежность хранения информации в доменах малого размера.

#### **4. Спинтронные устройства обработки информации 1-го поколения**

Как и МРОЗУ, спинтронные устройства обработки информации можно разделить на два поколения. В первом для переключения логических элементов используется магнитное поле, а во втором – СТП. В англоязычной научно-технической литературе для первого поколения употребляют названия «Field-Induced Magnetization Switching (FIMS)» или «Field-programmable gate arrays (FPGA)», а для второго – «Current Induced Magnetization Switching (CIMS)».

##### **4.1. Спинтронное реле**

Знакомство с первым поколением спинтронных устройств обработки информации начнем с устройств на основе магниторезистивных туннельных ячеек (МТЯ, англ. MTJ cells) [14–29]. На рис. 3 слева показано устройство, которое авторы назвали «спин-транзистором» [30]. Его базовым элементом является МТЯ, состоящая из верхнего электрода 1, «свободного» ферромагнитного элемента 2, туннельного перехода 3, «фиксированного» ферромагнитного элемента 4 и нижнего электрода 5. Непосредственно над ним расположена

входная шина 6, которая питается от внешнего источника тока 7. Последовательно с МТЯ включаются вынесенная выходная шина 8 и внешний источник напряжения 9.

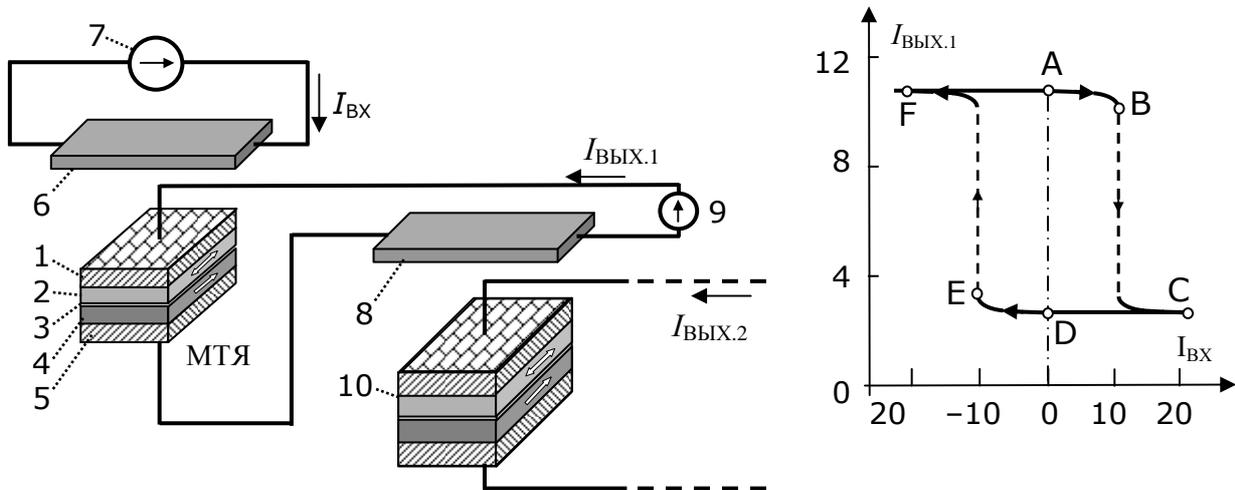


Рис. 3. Слева – структура спинтронного реле, справа – его статическая характеристика

Зависимость выходного тока ( $I_{ВЫХ.1}$ ) от входного ( $I_{ВХ}$ ) показана на рис. 3 справа. Пусть в исходном состоянии «свободный» (2) и «фиксированный» (4) ферромагнетики намагничены в одинаковом направлении, электрическое сопротивление МТЯ мало и выходной ток большой (точка А справа на характеристике). Если увеличивать входной ток, то возрастает и создаваемое им магнитное поле. Когда оно достигает значения коэрцитивной силы «свободного» ферромагнетика (точка В), то последний перемагничивается в противоположном направлении, электрическое сопротивление МТЯ резко возрастает, и выходной ток уменьшается. В дальнейшем это состояние (точки С и D) запоминается. Лишь в том случае, если во входную шину подать ток противоположного направления и увеличивать его, то при достижении критического значения (точка Е) «свободный» ферромагнетик перемагничивается в противоположном направлении, электрическое сопротивление МТЯ уменьшается, и выходной ток резко возрастает. Это состояние (точки А и F) тоже запоминается.

Такое поведение больше похоже на поведение хорошо забытых электромеханических реле с фиксацией, которые были основой всей электроавтоматики во второй четверти XX века. Поэтому описанное устройство мы называем „спинтронным реле”. И отметим, что размер такого реле может быть порядка 100 нм.

Благодаря внешнему источнику напряжения 9, выходной ток ( $I_{ВЫХ.1}$ ) может быть больше, чем входной ток ( $I_{ВХ}$ ). Вынесенная выходная шина 8 может быть входной шиной следующей МТЯ (10), которая может быть больше по размерам и поэтому может пропускать большую мощность. На выходе этого „второго каскада” можно получить электрический ток в сотни раз больше „управляющего” входного тока ( $I_{ВХ}$ ).

В зависимости от сопротивления и паразитных емкостей межсоединений время переключения может составлять от десятков пикосекунд до десятков наносекунд.

#### 4.2. Логика на спиновых вентилях

Для построения логических схем обработки информации можно использовать также спиновый вентиль (англ. spin valve), структура которого показана на рис. 4а. Кроме МТЯ, в нем имеются гальванически развязанные от нее верхняя и нижняя управляющие шины (ВШ и НШ). Если пропустить сквозь одну из них импульс электрического тока, то создаваемое им магнитное поле перемагничивает «свободный» ферромагнитный элемент 2 в

соответствующем направлении.

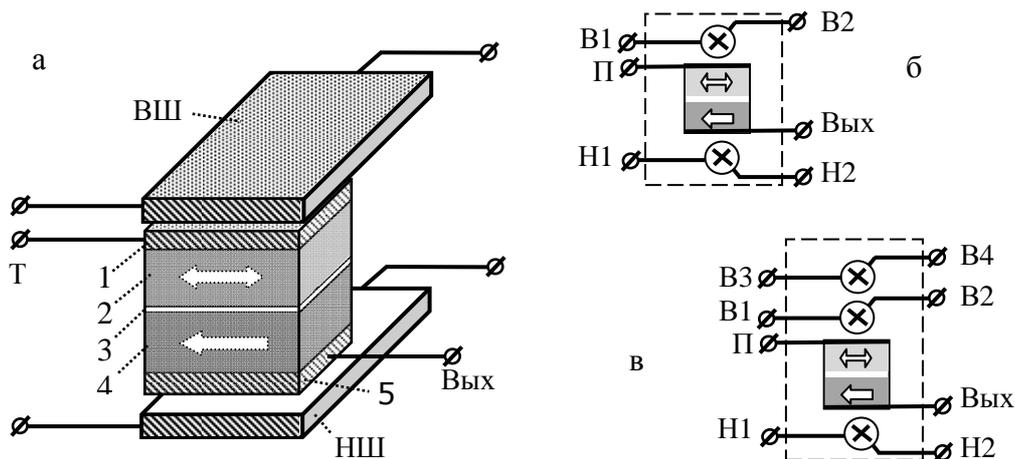


Рис. 4а – структура спинового вентиля: 1 – верхний электрод; 2 – «свободный» ферромагнитный элемент; 3 – туннельный слой; 4 – «фиксированный» (референтный) ферромагнитный элемент; 5 – нижний электрод; ВШ и НШ – верхняя и нижняя управляющие шины; б – символ в схемах спинового вентиля СВ6; в – символ спинового вентиля СВ8 с двумя верхними управляющими шинами

Далее в схемах мы будем изображать такой спиновый вентиль в виде 6-полюсника (СВ6), показанного на рис. 4б. (Крестик в кружочке указывает на то, что при пропускании тока от В1 (или Н1) к В2 (или Н2) электрический ток течет в направлении «от нас»). Для реализации двухвходовых логических элементов в спиновом вентиле формируют не одну, а две гальванически развязанные верхние шины. Такой спиновый вентиль мы будем изображать в виде 8-полюсника (СВ8), показанного на рис. 4в.

Если 6-полюсный спиновый вентиль (СВ6) включить по схеме, показанной на рис. 5а, то он будет выполнять функции статического триггера. Здесь выходы В2 и Н2 управляющих шин заземлены, импульс тока на вход В1 используют для установки триггера в состояние «1» (когда сопротивление МТЯ относительно мало), а импульс тока на вход Н1 используют для установки триггера в состояние «0» (когда сопротивление МТЯ относительно велико). Когда на вход питания (П) подают постоянное положительное напряжение, то с выхода (Вых) течет постоянный электрический ток: относительно малый в состоянии «0» и относительно большой в состоянии «1». Когда на вход питания (П) подают положительные импульсы напряжения, то с выхода (Вых) вытекают импульсы тока: относительно малые в состоянии «0» и относительно большие в состоянии «1». В зависимости от амплитуды положительного напряжения на входе питания (П) величина импульса тока на выходе (Вых) может быть равной или даже больше, чем амплитуда входных импульсов. Таким способом легко реализовать требуемое усиление сигнала.

Если СВ6 включить по схеме, показанной на рис. 5б, то он выполняет функции логического инвертора. В этом случае заземляют входы В1 и Н1 управляющих шин.

Логическую операцию выполняют в 3 такта, показанных на рис. 5в. Первым во времени на вход Н2 подают импульс восстановления начального состояния (ВНС). Поскольку в этом случае ток через нижнюю управляющую шину течет в направлении «к нам», то, независимо от того, в каком состоянии находится магниторезистивный элемент, этот импульс устанавливает его в состояние «1». Далее, во втором такте, на вход В2 подают входной логический сигнал. Импульс тока значительной амплитуды соответствует логической «1», а импульс относительно малой амплитуды – логическому «0». При подаче логического «0» МТЯ остается в состоянии «1», а при подаче логической «1» переключается в состояние «0». Наконец (в 3-м такте) на вход питания (П) подают положительный импульс напряжения, и с выхода (Вых) вытекает относительно большой импульс тока, если на вход

был подан «0», и относительно малый импульс тока, если на вход была подана «1».

Если СВ6 включить по схеме, показанной на рис. 5г, то он будет выполнять функции логического тождества (повторителя). В этом случае заземляют выходы управляющих шин В2 и Н2. Первым во времени на вход Н1 подают импульс ВНС, и МТЯ оказывается в состоянии «0». Потом на вход В1 подают входной логический сигнал. Если он «0», то МТЯ остается в состоянии «0»; если «1», то переходит в состояние «1». В 3-м такте на вход питания (П) подают положительный импульс напряжения, и с выхода (Вых) вытекает импульс тока, который с задержкой во времени воссоздает входной логический сигнал.

Наконец, если СВ6 включить по схеме, показанной на рис. 5д, то он будет выполнять функции логической «защелки». Импульс тока восстановления (Восст) подают на вход Н1 лишь в начале периода наблюдения. В течение этого периода на вход В1 поступают логические сигналы. Если среди них встретится хотя бы один сигнал «1», то МТЯ переключается в состояние «1» и остается в нем. В конце периода наблюдения на вход питания (П) подают положительный импульс напряжения, и с выхода (Вых) вытекает импульс тока «1», если пришел хотя бы один входной сигнал «1», и незначительный импульс тока («0»), если ни одного такого сигнала не было.

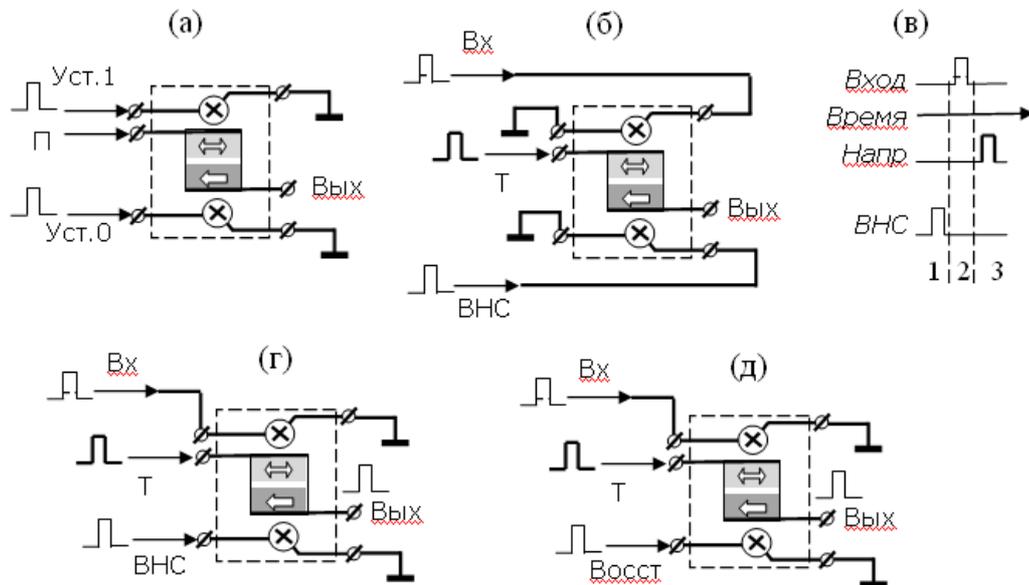


Рис. 5а – схема спинтронного статического триггера; б – схема спинтронного инвертора; в – последовательность подачи сигналов; г – схема логического элемента «Тождество»; д – схема спинтронной «защелки»

Еще больше возможностей для реализации логических схем предоставляет спиновый вентиль СВ8. Если его включить по схеме, показанной на рис. 6а, то он выполняет функции логической дизъюнкции (OR).

В первом такте импульс электрического тока ВНС переводит МТЯ в состояние «0». Во втором такте на входы ВхА и ВхВ подают входные сигналы А и В. Если хотя бы один из них является логической «1», то он переключает МТЯ в состояние «1». И при следующей подаче положительного импульса напряжения на вход питания (П) с выхода (Вых) вытекает импульс тока «1». Если же на оба входа поступают относительно малые импульсы тока (логические «0»), то МТЯ остается в состоянии «0». И в 3-м такте на выходе формируется тоже незначительный импульс тока (логический «0»).

Если СВ8 включить по схеме, показанной на рис. 6б, то он выполняет логическую функцию  $\overline{A}B$ . В первом такте импульсом ВНС МТЯ переводится в состояние «0». Если во 2-м такте на оба входа поступают логические «0», то МТЯ остается в состоянии «0», и в

3-м такте с выхода вытекает незначительный электрический ток («0»). Если во 2-м такте на вход А поступает «0», а на вход В сигнал «1», то МТЯ переходит в состояние «1», и в 3-м такте на выходе (Вых) формируется относительно большой импульс тока (логическая «1»). Если во 2-м такте на вход А поступает «1», а на вход В «0», то МТЯ остается в состоянии «0», и в 3-м такте на выходе (Вых) имеем «0». Если во 2-м такте на оба входа поступают «1», то создаваемые верхними управляющими шинами магнитные поля имеют противоположное направление и компенсируют друг друга. МТЯ остается в состоянии «0», и в 3-м такте на выходе (Вых) тоже имеем «0».

Если СВ8 включить по схеме, показанной на рис. 6в, то он выполняет логическую функцию  $A \vee B$  (NOR). В первом такте импульсом ВНС МТЯ переводится в состояние «1». Если во 2-м такте на оба входа подаются логические «0», то МТЯ остается в состоянии «1», и в 3-м такте на выходе имеем «1». Если же во 2-м такте хотя бы на один из входов подается логическая «1», то МТЯ переводится в состояние «0», и в 3-м такте на выходе имеем «0».

Если СВ8 включить по схеме, показанной на рис. 6г, то он выполняет логическую функцию  $\bar{A} \vee B$ . В первом такте импульсом ВНС МТЯ переводится в состояние «1». Если во 2-м такте на оба входа поступают логические «0», то МТЯ остается в состоянии «1», и в 3-м такте на выходе имеем «1». Если во 2-м такте на вход А поступает «0», а на вход В «1», то МТЯ остается в состоянии «1», и в 3-м такте на выходе имеем «1». Если во 2-м такте на вход А поступает «1», а на вход В «0», то МТЯ переводится в состояние «0», и в 3-м такте на выходе имеем «0». Если во 2-м такте на оба входа поступают «1», то создаваемые верхними управляющими шинами магнитные поля имеют противоположное направление и компенсируют друг друга. МТЯ остается в состоянии «1» и в 3-м такте на выходе (Вых) тоже имеем «1».

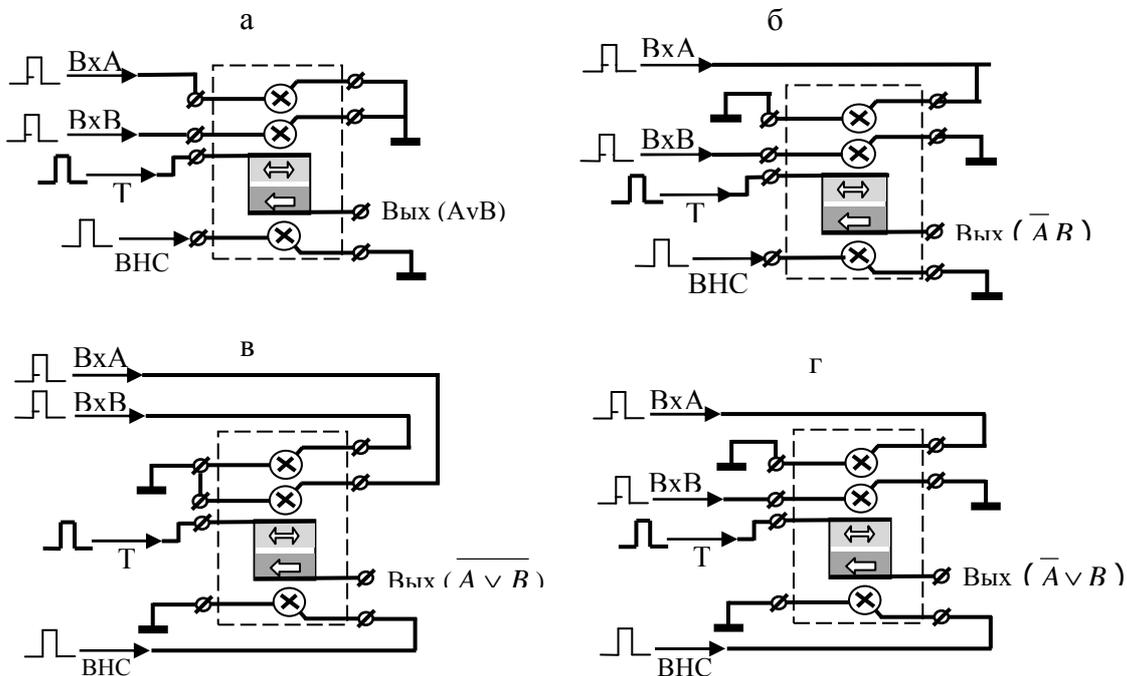


Рис. 6. Схемы некоторых логических элементов на спиновом вентиле СВ8: а – дизъюнкция (OR); б –  $\bar{A}B$ ; в –  $A \vee B$  (NOR); г –  $\bar{A} \vee B$

Возможен также вариант логики, когда на входы А и В спиновое вентиле СВ8 подаются импульсы электрического тока, равные по амплитуде лишь половине тока, требуемого для переключения МТЯ в другое состояние. Тогда СВ8, включенный по схеме на рис.

ба, выполняет функции логической конъюнкции (AND), так как МТЯ переключается в состояние «1» лишь тогда, когда на оба входа поступают «половинные» импульсы тока.

Как видим, логические возможности спинтронных вентилях с переключением магнитным полем достаточно широки. Эти вентили образуют технически полную систему логических элементов и могут реализовать любые логические преобразования. Время перемагничивания «свободного» ферромагнитного элемента (при малых размерах) составляет 20–50 пс. Следовательно, все 3 такта цикла выполнения логических операций могут занимать не более 150 пс. Это и есть задержка распространения сигнала на одно звено сложной логической схемы.

Потребляемая в каждом такте мощность для МТЯ размером порядка 20-30 нм тоже относительно невелика – до 1 мВт. Поэтому энергия, потребляемая на выполнение одной логической операции, составляет приблизительно  $1 \text{ мВт} \times 100 \text{ пс} = 100 \text{ фДж}$ . Следовательно, по всем техническим параметрам (быстродействие, энергопотребление, размеры и соответственно возможности интеграции) логика на спиновых вентилях является конкурентоспособной. Вдобавок она имеет еще и такие преимущества, как высокая радиационная стойкость, возможность работать при температурах до  $300^\circ\text{C}$  и даже выше, стойкость против обычных электромагнитных помех. Поэтому она уже находит применение в спецтехнике. Основным сдерживающим фактором для широкого ее применения являются высокие требования к идентичности характеристик спиновых вентилях, а, следовательно, к технологии их изготовления и к качеству материалов.

### 4.3. Логика на наномангнитах

К первому поколению спинтронных логических элементов следует отнести также так называемую «логику на наномангнитах» (англ. Nanomagnetic logic – NML), которую называют также «магнитные клеточные автоматы» (МКА, англ. Magnetic cellular automata, МСА) [31–36]. Для построения такой логики используют продолговатые ферромагнитные элементы (рис. 7а), которые имеют выраженную анизотропию формы и потому в равновесии могут находиться лишь в состоянии намагниченности вдоль длинной оси. Их делают из магнитомягких материалов, чаще всего из пермаллоя ( $\text{Fe}_{20}\text{Ni}_{80}$ ) или из супермаллоя ( $\text{Ni}_{80}\text{Fe}_{14}\text{Mo}_5\text{X}_1$ , где X – другой металл). Оптимальными размерами считают приблизительно  $20 \times 60 \times 120 \text{ нм}$ , когда ферромагнитный наноэлемент (далее ФНЭ) представляет собой один единый домен, надежно сохраняет состояние намагниченности при комнатных температурах и имеет еще относительно небольшую энергию перемагничивания (порядка  $60kT$ , где  $k$  – постоянная Больцмана,  $T$  – рабочая температура). В дальнейшем взаимное расположение таких элементов мы для простоты показываем в виде сверху.

Если несколько ФНЭ разместить рядом длинными сторонами друг к другу (рис. 7б, типичное расстояние 15-30 нм), то устойчивое состояние (наименьшая энергия взаимодействия) достигается тогда, когда направления намагниченности соседних ФНЭ противоположны. Поэтому строка расположенных таким образом ФНЭ автоматически приобретает антиферромагнитную намагниченность. Если же ФНЭ расположены рядом магнитными полюсами друг к другу (рис. 7в), то наименьшая энергия взаимодействия достигается тогда, когда направления намагниченности соседних элементов совпадают.

Используя указанные свойства взаимодействия ФНЭ, можно построить их конфигурации, выполняющие те или иные логические функции. На рис. 7г показана наиболее употребляемая конфигурация, выполняющая логическую функцию мажоритарного элемента  $M(A, B, C)$ . На рис. 7д показан один из примеров ее работы. Здесь входные ФНЭ внешними силами переведены в конкретные состояния намагниченности. Если считать намагниченность вверх логическим «0», а намагниченность вниз логической «1», то  $A=0$ ,  $B=C=1$ . На ФНЭ, обозначенный цифрой 1, сверху действует сила, стремящаяся развернуть

его намагниченность вверх, снизу – сила, стремящаяся развернуть его намагниченность вниз, и слева – сила, которая тоже стремится развернуть его намагниченность вниз. Суммарное действие двух последних сил побеждает, и намагниченность элемента 1 разворачивается вниз. Поэтому и выходной ФНЭ имеет намагниченность вниз, то есть приходит в состояние логической «1». То есть на выходе имеем состояние, которое совпадает с состоянием большинства входных элементов.

На рис. 7е показан еще один пример работы мажоритарного логического элемента. Здесь входные ФНЭ внешними силами переведены в состояния  $A = C = 0, B = 1$ . На ФНЭ, обозначенный цифрой 2, сверху и снизу действуют силы, стремящиеся развернуть его намагниченность вверх, а слева – сила, стремящаяся развернуть его намагниченность вниз. Суммарное действие первых двух сил побеждает, и намагниченность элемента 1 разворачивается вверх. Поэтому и выходной ФНЭ имеет намагниченность вверх, то есть приходит в состояние логического «0».

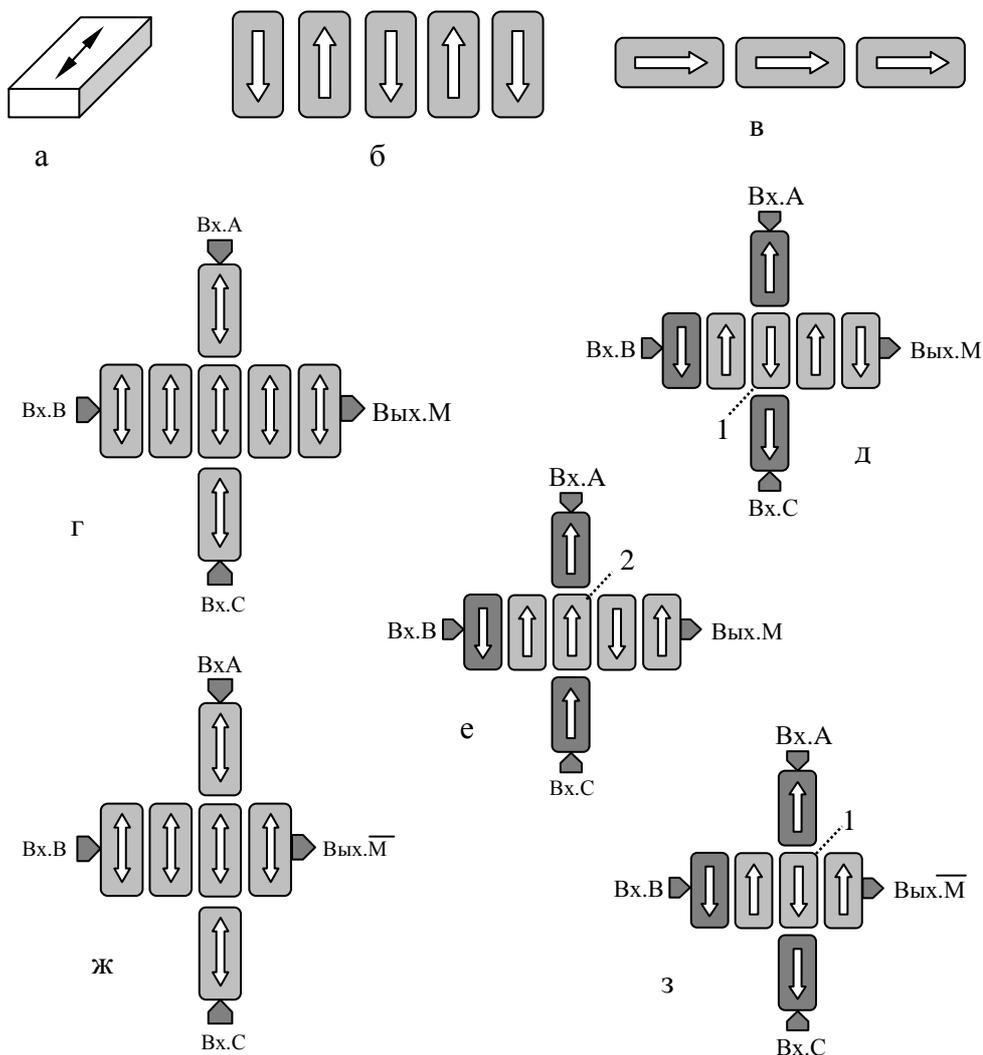


Рис. 7а – типичная форма ферромагнитных элементов МКА; б – антиферромагнитное упорядочение; в – упорядочение при стыковке магнитными полюсами; г – мажоритарная логическая схема; д, е – примеры ее работы; ж – антимажоритарная схема; з – один из примеров ее работы

Благодаря антиферромагнитному упорядочению горизонтальных строк, логическая операция отрицания реализуется очень просто – добавлением или удалением одного ФНЭ в строке. На рис. 7ж показана конфигурация, реализующая логическую функцию антима-

жоритарного элемента  $\overline{M}(A, B, C)$ . Один из конкретных примеров ее работы показан на рис. 7з. Здесь  $A=0, B=C=1$ . На ФНЭ, обозначенный цифрой 1, сверху действует сила, которая стремится развернуть его намагниченность вверх, снизу – сила, стремящаяся развернуть его намагниченность вниз, и слева – сила, тоже стремящаяся развернуть его намагниченность вниз. Суммарное действие двух последних сил побеждает, и намагниченность элемента 1 разворачивается вниз. Поэтому выходной ФНЭ имеет намагниченность вверх, то есть приходит в состояние логического «0».

Описанные мажоритарные логические схемы могут выполнять логические функции AND, OR, NAND, NOR, а именно:  $M(A, B, 0) = AB$ ,  $M(A, B, 1) = A \vee B$ ,  $\overline{M}(A, B, 0) = \overline{AB}$ ,  $\overline{M}(A, B, 1) = \overline{A \vee B}$ . Они образуют функционально полный набор логических элементов и потому с помощью сети МКА можно реализовать любые, даже довольно сложные процессоры.

Для того, чтобы формировать заданные состояния входных ФНЭ и считывать состояния выходных ФНЭ сети МКА, можно использовать, например, узлы записи и считывания такие же, как и в описанной выше трековой памяти (рис. 1 б, в).

С целью уменьшения энергопотребления при переключении ФНЭ из одного состояния в другое и ускорения этого переключения часто применяют магнитное поле, направление которого перпендикулярно к направлению намагниченности ФНЭ. В таком поле намагниченность ФНЭ принудительно разворачивается перпендикулярно к оси легкого намагничивания, то есть приводится в нейтральное состояние, из которого ФНЭ может легко перейти в любое из стабильных состояний. Такое пульсирующее внешнее магнитное поле создается на короткое время непосредственно перед подачей новых входных данных и выключается после их подачи. Оно как бы «стирает», нейтрализует все предыдущие состояния и значительно облегчает и ускоряет переход ФНЭ в новые состояния в соответствии с новыми входными данными.

Заметим еще, что нередко описанную сеть ФНЭ называют «magnetic quantum-dot cellular automata», что является неточным. ФНЭ указанных размеров ( $\approx 20 \times 60 \times 120$  нм) не являются настоящими квантовыми точками в том плане, что их размеры еще значительно превышают длину волны де Бройля для носителей заряда. И о квантовых вычислениях здесь речь еще не идет.

## 5. Спинтронные устройства обработки информации 2-го поколения

Во «втором поколении» логических схем на спинтронных вентилях используют явление спин-транспортного перемагничивания (СТП). Однако простая СТП ячейка памяти, показанная в части 1 [1] на рис. 17, оказалась малоприспособленной для построения логических схем. Ведь ток считывания из нее должен быть намного меньше тока перемагничивания, что не позволяет выходы предыдущих логических элементов непосредственно подключать ко входам следующих. И потому большинство разработок спинтронных логических схем 2-го поколения пошло по пути сочетания спинтронных логических вентилях с КМДП схемами. Из всего разнообразия предложенных вариантов мы рассмотрим лишь некоторые.

Во-первых, это вариант описанной выше логики на наномагнитах, который отличается лишь тем, что для формирования требуемых состояний входных ФНЭ используют явление СТП. С этой целью входные ФНЭ выполняют в виде магниторезистивных ячеек, показанных в [1] на рис. 17. При пропускании электрического тока того или иного направления ФНЭ («свободный» ферромагнитный слой ячейки) намагничивается в заданном направлении.

Другой вариант реализации мажоритарной логической схемы с использованием так называемого «латерального» СТП [37–42] показан на рис. 8.

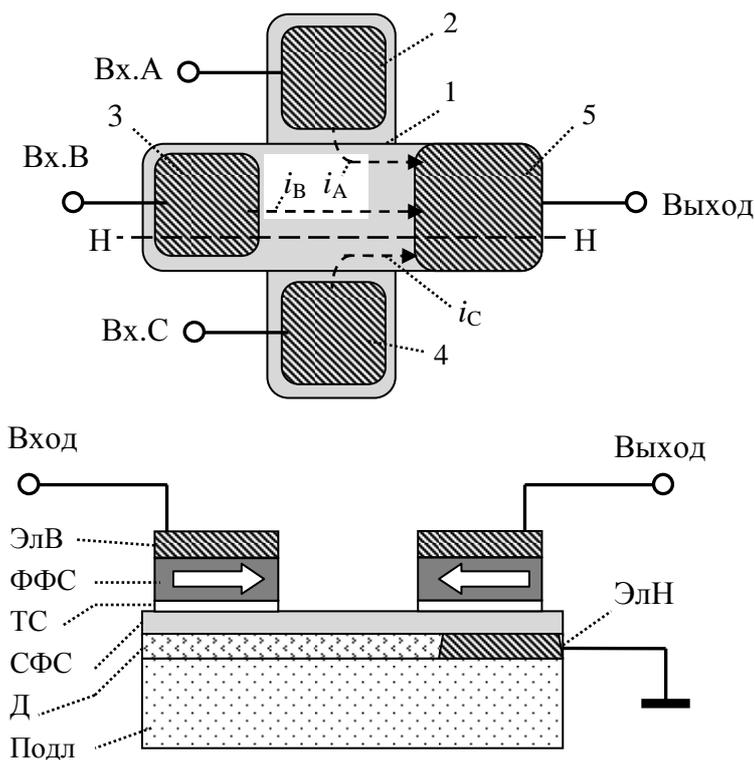


Рис. 8. Структура мажоритарной логической схемы с латеральным СТП.  
Вверху – вид в плане, внизу – вид в разрезе вдоль линии Н-Н

Она состоит из «свободного» ферромагнитного элемента 1, входных элементов 2, 3 и 4 и выходного элемента 5. Структура в поперечном сечении вдоль линии Н-Н показана внизу. Здесь Подл – подложка, на которой сформированы все элементы; Д – диэлектрик; СФС – «свободный» ферромагнитный слой; ТС – туннельный слой; ФФС – «фиксированный» ферромагнитный слой; ЭлВ – металлические верхние электроды; ЭлН – металлический нижний электрод выходного элемента, который обычно заземляют. Когда на электрод одного из входных элементов (2, 3 или 4) подают положительный импульс напряжения или электрического тока, то ток течет от него сквозь СФС к электроду ЭлН. Этот электрический ток спин-поляризован и переносит к выходному элементу магнитный момент, ориентированный вправо. Когда же на электрод подают отрицательный импульс напряжения (тока), то спин-поляризованный электрический ток переносит к выходному элементу магнитный момент, ориентированный влево. Это и называют «латеральным переносом спина». К области СФС, расположенной в выходном элементе, стекаются спин-токи от всех трех входов ( $i_A$ ,  $i_B$  и  $i_C$ ). Поэтому эта область перемагничивается в направлении, определяемом алгебраической суммой магнитных спин-токов. Состояние выходной магниторезистивной ячейки является логической функцией  $M(A, B, C)$  от логических значений входных токов (напряжений).

На рис. 9 показана структура мажоритарной логической схемы с использованием однодоменного СТП [43–45].

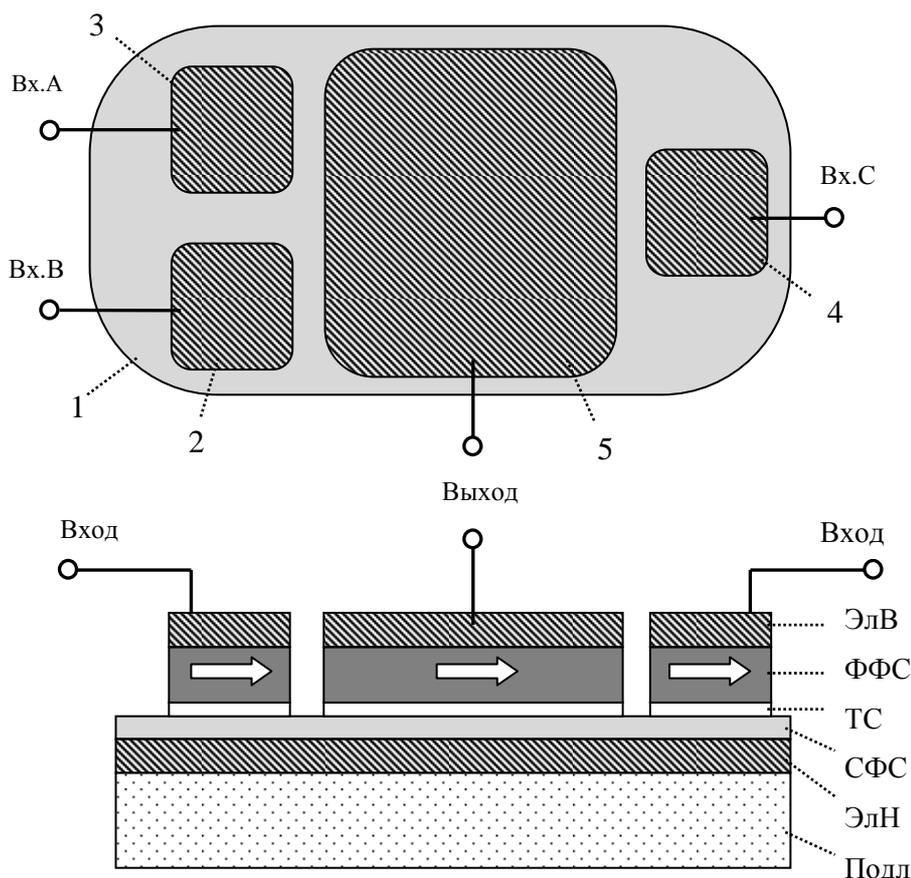


Рис. 9. Структура мажоритарной логической схемы с однодоменным СТП.  
Внизу – вид в разрезе, сверху – вид в плане

Она состоит из однодоменного «свободного» ферромагнитного элемента 1 типа описанного выше ФНЭ, из входных элементов 2, 3 и 4 и выходного элемента 5. Структура последних показана внизу в поперечном разрезе. Здесь Подл – подложка, на которой сформированы все элементы; ЭлН – металлический слой, который образует общий для всех элементов нижний электрод; СФС – «свободный» ферромагнитный слой, который в силу нанометровых размеров представляет собой единый магнитный домен с осью легкого намагничивания в направлении большего размера; ТС – туннельный слой; ФФС – «фиксированный» ферромагнитный слой; ЭлВ – металлические верхние электроды. Общий нижний электрод (ЭлН) обычно заземляют.

Когда на электрод одного из входных элементов (2, 3 или 4) подают положительный импульс напряжения или электрического тока, то под ним из СФС приходят в движение вверх электроны. Сквозь туннельный слой (ТС) в ФФС проходят в основном электроны со спином, ориентированным вправо (в направлении намагниченности ФФС), а электроны с противоположно ориентированным спином накапливаются. И когда их становится достаточно много, они перемагничивают СФС влево. Когда же на электрод входного элемента (2, 3 или 4) подают отрицательный импульс напряжения (тока), то под ним из ФФС вниз приходят в движение электроны со спином, ориентированным в основном вправо. И если их достаточно много, то они перемагничивают СФС вправо.

Состояние магнитного домена, когда одна часть его объема намагничена в одном направлении, а другая – в другом, не является стабильным. Поэтому вскоре после окончания импульсов напряжения (тока), поданных на три входа, весь объем домена намагничивается в направлении, соответствующем усилиям большинства входов. В этом, «мажоритарном», направлении намагничивается и та часть домена, которая входит в состав выход-

ного элемента. Таким образом, состояние выходного элемента является логической функцией  $M(A, B, C)$  входных сигналов.

Выходом мажоритарных логических схем в обоих случаях (рис. 8 и 9) является состояние выходной магниторезистивной ячейки, то есть большое или малое сопротивление электрическому току. Непосредственное присоединение этого выхода ко входам других таких же логических схем не обеспечивает надежного функционирования, то есть такие схемы не образуют технически полную систему элементов. В качестве «посредника» между ними используют КМДП транзисторные схемы. Как мы уже писали выше, технологии КМДП и «магнитной логики» совместимы. «Магнитная логика» может быть сформирована «на втором этаже» – непосредственно над КМДП транзисторными схемами. Выигрыш при этом заключается в том, что площадь спинтронной мажоритарной схемы очень мала (площадь одного магнитного домена). Меньше оказывается и потребляемая мощность. И вдобавок состояние выходных магниторезистивных ячеек запоминается и сохраняется даже при выключении питания, что для многих применений может быть очень важным.

Опишем еще один вариант реализации логических схем с использованием так называемого «нелокального» СТП [45–47]. Напомним сначала (рис. 10а), что происходит на контакте ферромагнетика (ФМ) с нормальным (не ферромагнитным) проводником (НП). Когда к контакту приложено внешнее электрическое напряжение  $U$  такое, что электрический ток течет из НП в ФМ, электроны из ФМ со спинами, ориентированными преимущественно „вверх”, инжектируются в НП. Плотность потока инжекции ( $-j$ , поскольку он противоположен направлению тока) показана на рис. 10а стрелкой. Он приводит к тому, что концентрация электронов с ориентированными вверх спинами в зоне НП, прилегающей к контакту, резко возрастает. Это называют «аккумуляцией» или накоплением спинов.

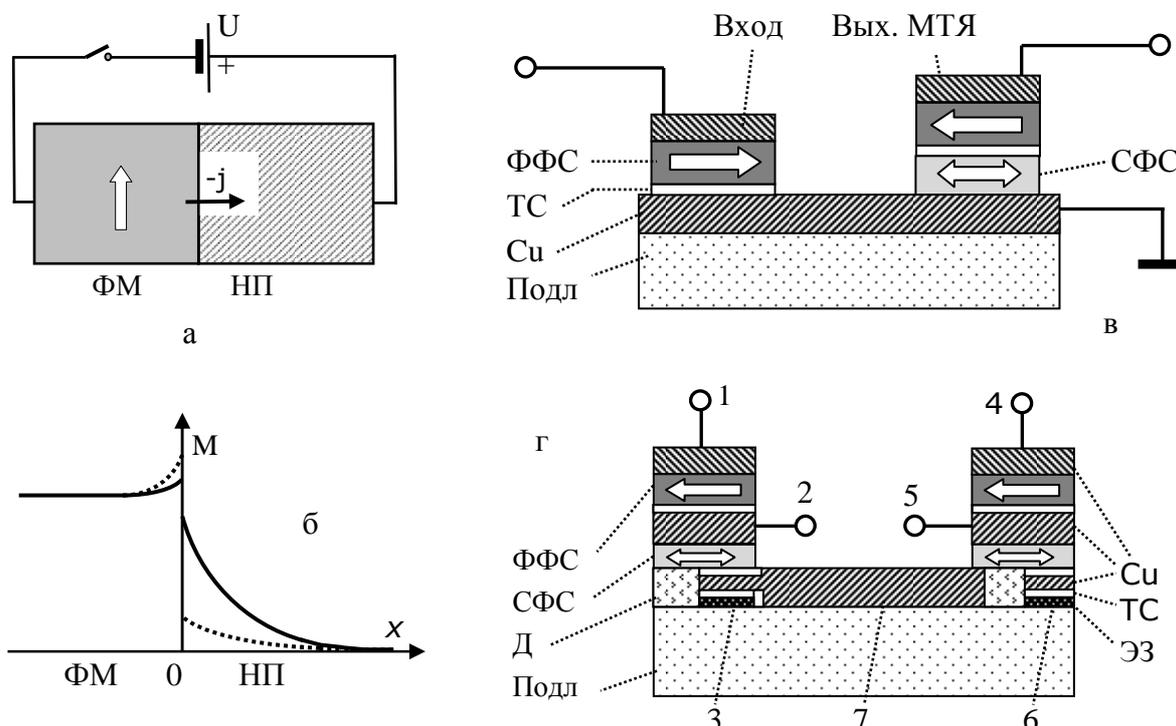


Рис. 10а – схема инжекции спин-поляризованного тока из ферромагнетика (ФМ) в немагнитный проводник (НП); б – зависимость намагниченности (концентрации спин-поляризованных электронов) от координаты; в – нелокальное СТП; г – двухэтапное нелокальное СТП

На рис. 10б показана зависимость концентрации спин-поляризованных электронов

(и соответственно намагниченности проводника) от координаты  $x$ : пунктиром – при отсутствии, сплошной линией – при наличии инжекции. Спад концентрации с координатой объясняется тем, что в ходе своего теплового движения электроны с ориентированными вверх спинами диффундируют во все стороны и постепенно рассеиваются на фононах и на дефектах кристалла, в результате чего изменяют ориентацию своего спина. Эти процессы называют спиновой диффузией и спиновой релаксацией. Они характеризуются средним временем релаксации спинов  $t_{CP}$  и длиной диффузии спин-поляризованных электронов  $\lambda_C$  – расстоянием, на котором концентрация указанных электронов уменьшается в  $e \approx 2,73$  раз.

Схема нелокального СТП показана на рис. 10в. Когда на вход подают отрицательный импульс напряжения, из «фиксированного» ферромагнитного слоя (ФФС) сквозь туннельный слой (ТС) в медный проводник (Cu) инжектируются электроны с магнитным моментом, ориентированным направо. Медь выбрана потому, что она имеет довольно большое значение  $\lambda_C \approx 1$  мкм, так что спин-поляризованные электроны в ней легко распространяются на расстояния во много сотен нанометров. Дойдя до «свободного» ферромагнитного слоя (СФС) выходной магниторезистивной туннельной ячейки (МТЯ), они стремятся намагнитить ее в «своем» направлении. И когда их достаточно много, это им удается. Если же на вход подать положительный импульс напряжения, то сквозь туннельный слой (ТС) из медного проводника (Cu) в «фиксированный» ферромагнитный слой (ФФС) инжектируются преимущественно электроны с магнитным моментом, ориентированным вправо. Поэтому в медном проводнике возрастает концентрация электронов с магнитным моментом, ориентированным влево. Диффундируя к СФС, они стремятся намагнитить его влево. Таким образом, с помощью инжекции спин-поляризованного тока удастся перемагнитить МТЯ, расположенную на довольно большом (в масштабах наномира) расстоянии.

Однако в описанном режиме плотность тока, необходимая для нелокального СТП, довольно велика. Дальнейшее усовершенствование позволило значительно ее уменьшить. Принцип показан на рис. 10г. Процесс нелокального СТП разделяется на 2 этапа [48]. Сначала с помощью импульса напряжения, приложенного между электродами 1 и 2, вызывают инжекцию спин-поляризованных электронов из ФФС в медный проводник, откуда они довольно быстро диффундируют вплоть до СФС выходного элемента (справа). Потом между электродами 4 и 5 подают импульс напряжения значительно большей амплитуды («импульс записи»). Инжектированные из ФФС выходного элемента спин-поляризованные электроны вызывают магнитное возмущение прилегающего СФС, который оказывается в нестабильном состоянии. После окончания импульса записи СФС должен вернуться в одно из своих стабильных состояний. И вот здесь решающую роль играют спин-поляризованные электроны, накопленные рядом с ним в «соединительной» медной шине 7. Они заставляют СФС перейти в стабильное состояние с намагниченностью именно в их направлении. Если импульс записи своевременно не подается, то, спустя относительно короткое (порядка 1 нс) время релаксации спинов  $t_{CP}$ , поданный импульс инжекции ограничивается лишь перемагничиванием СФС входного элемента. В следующий раз инжекцию спин-поляризованных электронов в «соединительную» медную шину 7 можно выполнить, подавая импульс напряжения еще меньшей амплитуды между электродами 2 и 3. Инжектированные электроны будут иметь ориентацию магнитного момента, соответствующую намагниченности СФС входного элемента. В свою очередь, СФС выходного элемента может стать источником спин-поляризованных электронов для следующего логического вентиля (расположенного справа от выходного), если подать импульс инжекции между электродами 5 и 6. Это открывает возможность разветвления и каскадного соединения нескольких последовательных логических схем, основанных на явлении нелокального СТП.

Структура мажоритарной логической схемы с использованием нелокального СТП подобна показанной на рис. 8 вверху. Легко могут быть реализованы также 3-входовые логические схемы NAND, NOR и прочие. В работах [49, 50] описана, например, реализация на такой элементной базе арифметико-логических схем полного сумматора (с переносом в старший разряд) и др.

В работах [51–53] проанализирована эффективность спинтронных устройств обработки информации 2-го поколения в комбинации с КМДП технологией по схеме, показанной на рис. 11. Здесь 1 – пластина кремния, 2 – слой окисла на ее поверхности. В пластине кремния по КМДП технологии сформированы входные схемы (ВхС), схемы подачи тактовых импульсов (СТ), узлы усиления и коммутации сигналов (УУК) и выходные схемы (ВыхС). Над поверхностью окисла (2), на «втором этаже», сформированы спинтронные логические схемы (СЛС).

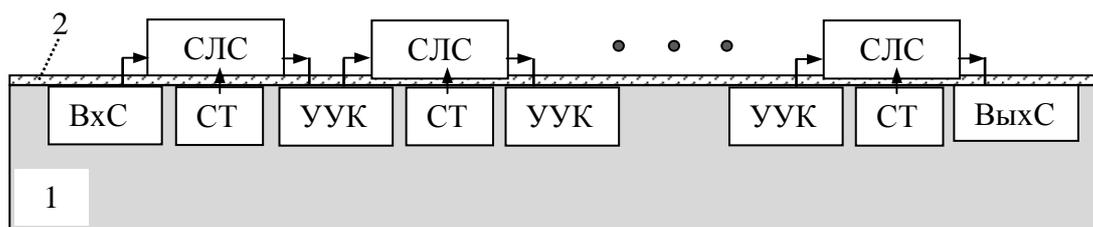


Рис. 11. Структура СП-КМДП арифметико-логических СБИС

Схемы ВхС получают извне входную информацию и превращают ее в соответствующие входные сигналы для СЛС. Схемы СТ обеспечивают нужными тактовыми импульсами процесс обработки данных в СЛС. Через несколько логических каскадов выходные сигналы СЛС усиливаются в УУК, коммутируются и подаются на входы следующих СЛС, где продолжают быстро обрабатываться. Выходные сигналы завершающего звена СЛС усиливаются, форматируются и выдаются наружу КМДП схемами ВыхС.

Аналитические расчеты показали, что, если за критерий сравнения взять реализацию полного 32-разрядного двоичного сумматора, то при проектно-технологической норме 15 нм по такому интегральному показателю, как удельная скорость вычислений в петаоперациях ( $10^{15}$  операций) в секунду на  $1 \text{ см}^2$  площади микросхемы, СП-КМДП вариант (при условии выделения при функционировании мощности не более  $1 \text{ Вт/см}^2$ ), обеспечивая  $4 \cdot 10^{15}$  операций/(с·см<sup>2</sup>), опережает все другие нанотехнологии. Конкурируют с ним лишь интегральные схемы на транзисторах с нанополосками графена [53]. А перед ними СП-КМДП вариант имеет такие важные преимущества, как энергонезависимость и способность к реконфигурации.

## 6. Выводы

1. С использованием явления СТП разработаны усовершенствованные микросхемы магниторезистивной оперативной памяти 2-го поколения. Показано, что размер ячейки такой памяти можно уменьшать вплоть до значений порядка 10 нм. А время считывания информации доведено уже до 300 пс. Удалось также уменьшить затраты энергии на запись до значений порядка 1 пДж/бит. Разработаны варианты быстрой магниторезистивной кэш-памяти.
2. Появилась возможность реализации так называемой «трековой» памяти. В ней при пропуске импульсов спин-поляризованного тока вдоль неподвижной ферромагнитной нанопроволоки шириной порядка 100 нм можно перемещать вперед и назад магнитные домены с записанной в них информацией со скоростью порядка 100 м/с. Такая память является энергонезависимой, долговременной, достаточно быстрой. При «объемной» конструкции обеспечивается плотность записи информации на порядки выше, чем во всех известных видах полупроводниковой памяти. При двумерной организации может быть достигнута плотность записи информации, сопоставимая с современными жесткими магнит-

ными дисками. Но это уже твердотельная память, которой не требуются высокоточные механические приводы, которая не боится вибраций и ударов.

3. Как и магниторезистивную память, спинтронные устройства обработки информации можно разделить на два «поколения». В первом для переключения логических элементов используется магнитное поле, а во втором – СТП. В первом поколении созданы спинтронные реле, пригодные для построения всего разнообразия релейно-контактных схем, и логические спинтронные вентили, образующие технически полную систему логических элементов. Возможности построения логических сетей достаточно хороши. Имеется возможность электрической реконфигурации схем в процессе эксплуатации. Размеры названных элементов порядка 100 нм. В зависимости от сопротивления и паразитных емкостей межсоединений время переключения может составлять от десятков пикосекунд до десятков наносекунд, энергия переключения менее 1 пДж. К тому же эта элементная база имеет такие преимущества, как высокая радиационная стойкость, возможность работы при температурах до 300 °С и даже выше, стойкость против обычных электромагнитных помех.

4. К первому поколению спинтронных логических элементов относится «логика на наномангнитах», называемая также «магнитными клеточными автоматами» (МКА). В ней с использованием диполь-дипольного взаимодействия магнитных доменов размерами около 20 x 60 x 120 нм легко реализовать логический мажоритарный элемент, логическое отрицание и т.д. – технически полный набор логических элементов.

5. С использованием явления СТП предложен целый ряд систем спинтронных логических элементов: с «латеральным переносом спина», с использованием однодоменного СТП, «нелокального» СТП и др. Они имеют еще лучшие характеристики по сравнению с элементами первого поколения.

6. Почти все спинтронные логические элементы нуждаются в «тактовых» импульсах, многие в усилении и формировании выходных сигналов. Технология их изготовления хорошо сочетается с освоенной промышленностью КМДП технологией. Поэтому предложены и разрабатываются перспективные комбинированные интегральные микросхемы, в которых в пластине кремния по КМДП технологии формируются входные схемы, схемы формирования тактовых импульсов, узлы усиления и коммутации сигналов и выходные схемы, а над поверхностью окисла, на «втором этаже», сформированы спинтронные логические схемы. Появилась возможность реализации новых адаптивных архитектур процессоров на кристалле, их «специализации» под потребности конкретных пользователей.

7. Если за критерий сравнения принять реализацию полного 32-разрядного двоичного сумматора, то при проектно-технологической норме 15 нм по такому интегральному показателю, как удельная скорость вычислений в петаоперациях в секунду на 1 см<sup>2</sup> площади микросхемы, комбинированный вариант при условии выделения мощности не более 1 Вт/см<sup>2</sup> обеспечивает 4·10<sup>15</sup> операций/(с·см<sup>2</sup>) и по этому показателю опережает почти все другие нанотехнологии. Конкурируют с ними только интегральные схемы на транзисторах с нанополосками графена. А перед ними СП-КМДП вариант имеет такие важные преимущества, как энергонезависимость и способность к реконфигурации.

## СПИСОК ЛИТЕРАТУРЫ

1. Войтович И.Д. Спинтроника и ее вклад в элементную базу информатики. Ч. 1 / И.Д. Войтович, В.М. Корсунский // Математичні машини в системі. – 2014. – № 1. – С. 3 – 21.
2. Spin-transfer torque magnetic random access memory (STT-MRAM) / D. Apalkov, A. Khvalkovskiy, S. Watts [et al.] // ACM Journal on Emerging Technologies in Computing Systems (JETC) – Special issue on memory technologies. – 2013. – Is. 2, Vol. 9. – doi: 13.
3. Macrospin model of precessional spin-transfer-torque switching in planar magnetic tunnel junctions with perpendicular polarizer / A. Mejdoubi, B. Lacoste, G. Prenat [et al.] // Applied Physics Letters. – 2013. – Vol. 102. – doi: 152413.

4. Baraduc C. Introduction to spin transfer torque / C. Baraduc, M. Chshiev, U. Ebels // *Nanomagnetism and Spintronics*; F. Nasirpour, A. Nogaret (eds.). – Singapore: World Scientific Publishing Co, 2010. – P. 1214 – 1221.
5. MRAM Cell Technology for Over 500-MHz SoC / N. Sakimura, T. Sugibayashi, T. Honda [et al.] // *IEEE Journal of Solid-State Circuits*. – 2007. – Vol. 42, N 4. – P. 830 – 838.
6. 2 MB spin-transfer torque RAM (SPRAM) with bit-by-bit bidirectional current write and parallelizing-direction current read / T. Kawahara, R. Takemura, R. Miura [et al.] // *IEEE International Solid-State Circuits Conference*. – 2007. – P. 480 – 617.
7. Fong X. Low-power robust complementary polarizer STT-MRAM (CPSTT) for on-chip caches / X. Fong, K. Roy // *Proc. of 5th IEEE Int. Memory Workshop (IMW 2013)*. – 2013. – P. 88 – 91.
8. Li Z. Magnetization dynamics with a spin-transfer torque / Z. Li, S. Zhang // *Physical Review B*. – 2003. – Vol. 68 (2). – doi: 024404.
9. High domain wall velocities due to spin currents perpendicular to the plane / A.V. Khvalkovskiy, K.A. Zvezdin, Ya.V. Gorbunov [et al.] // *Phys. Rev. Lett.* – 2009. – Vol. 102. – doi: 067206.
10. Vertical-current-induced domain-wall motion in MgO-based magnetic tunnel junctions with low current densities / A. Chanthbouala, R. Matsumoto, J. Grollier [et al.] // *Nat. Phys.* – 2011. – Vol. 7. – P. 626 – 630.
11. High domain wall velocities via spin transfer torque using vertical current injection / P.J. Metaxas, J. Sampaio, A. Chanthbouala [et al.] // *Sci Rep.* – 2013. – Vol. 3. – 1829 p.
12. Войтович І.Д. Вуглецева наноелектронна елементна база інформатики / І.Д. Войтович, В.М. Корсунський, Ф.Т. Лаврик // *Математичні машини і системи*. – 2013. – № 1, 2. – С. 3 – 13, 3 – 18.
13. Parkin S.S.P. Magnetic Domain-Wall Racetrack Memory / S.S.P. Parkin, M. Hayashi, L. Thomas // *Science*. – 2008. – Vol. 320. – P. 190 – 194.
14. Shen J. Logic Devices and Circuits Based on Giant Magnetoresistance / J. Shen // *IEEE Transactions on Magnetics*. – 1997. – Vol. 33, N. 6. – P. 4492 – 4497.
15. Field Programmable Logic Gates Using GMR Devices / M.M. Hassoun, M.M. Black, K.F. Lee [et al.] // *IEEE Transactions on Magnetics*. – 1997. – Vol. 33, N 5. – P. 3307 – 3309.
16. Prinz G.A. Magnetoelectronics / G.A. Prinz // *Science*. – 1998. – Vol. 282, N 5394. – P. 1660 – 1663.
17. Black W.C. Programmable logic using giant-magnetoresistance and spin-dependent tunneling devices / W.C. Black, B. Das // *J. of Appl. Phys.* – 2000. – Vol. 87, N 9. – P. 6674 – 6679.
18. Spintronics: A Spin-Based Electronics Vision for the Future / S.A. Wolf, D.D. Awschalom, R.A. Buhrman [et al.] // *Science*. – 2001. – Vol. 294, N 5546. – P. 1488 – 1495.
19. Field programmable spin-logic based on magnetic tunnelling elements / R. Richter, H. Boeve, J. Bangert [et al.] // *J. of Magnetism and Magnetic Materials*. – 2002. – Vol. 240, N 1 – 3. – P. 127 – 129.
20. Field programmable spin-logic realized with tunnelling-magnetoresistance devices / R. Richter, H. Boeve, J. Bangert [et al.] // *Solid-State Electronics*. – 2002. – Vol. 46, N 5. – P. 639 – 643.
21. Programmable computing with a single magnetoresistive element / A. Ney, C. Pampuch, R. Koch [et al.] // *Nature*. – 2003. – Vol. 425, N 6957. – P. 485 – 487.
22. Meng H. A Spintronics Full Adder For Magnetic CPU / H. Meng, J. Wang, J.-P. Wang // *IEEE Electron Device Letters*. – 2005. – Vol. 26, N 6. – P. 360 – 362.
23. Wang J. Programmable spintronics logic device based on a magnetic tunnel junction element / J. Wang, H. Meng, J.-P. Wang // *J. of Appl. Phys.* – 2005. – Vol. 97, N 10. – P. 501 – 509.
24. Submicron-sized magnetic tunnel junctions in field programmable logic gate arrays / D. Meyners, K. Rott, G. Reiss [et al.] // *J. of Appl. Phys.* – 2006. – Vol. 99, N 2. – doi: 023907.
25. The 3-bit gray counter based on magnetic-tunnel-junction elements / S. Lee, N. Kim, H. Yang [et al.] // *IEEE Transactions on Magnetics*. – 2007. – Vol. 43 (6). – P. 2677 – 2679.
26. Reiss G. Reliability of field programmable magnetic logic gate arrays / G. Reiss, D. Meyners // *Appl. Phys. Letters*. – 2006. – Vol. 88, N 4. – doi: 043505.
27. Reiss G., Meyners D. Logic based on magnetic tunnel junctions / G. Reiss // *J. of Physics: Condensed Matter*. – 2007. – Vol. 19. – doi: 165220.
28. Design of a spintronic arithmetic and logic unit using magnetic tunnel junctions / S. Patil, X. Yao, H. Meng [et al.] // *Proc. of the 5th conf. on Computing frontiers*. – 2008. – P. 171 – 178.
29. The 3-bit gray counter based on magnetic-tunnel-junction elements IEEE / S. Lee, N. Kim, H. Yang [et al.] // *Transactions on Magnetics*. – 2007. – Vol. 43, N 6. – P. 2677 – 2679.

30. Current-Field Driven “Spin Transistor” / K. Konishi, T. Nozaki, H. Kubota [et al.] // Appl. Physics Express. – 2009. – Vol.2. – doi: 063004.
31. Cowburn R. P. Room Temperature Magnetic Quantum Cellular Automata / R.P. Cowburn, M.E. Welland // Science. – 2000. – Vol. 287. – P. 1466 – 1470.
32. Parish M.C.B. Magnetic cellular automata (MCA) systems / M.C.B. Parish, M. Forshaw // IEE Proc. Circuits, Devices and Systems. – 2004. – Vol. 151, Is. 5. – P. 480 – 485.
33. Majority logic gate for magnetic quantum-dot cellular automata. / A. Imre, G. Csaba, L. Ji [et al.] // Science. – 2006. – Vol. 311. – P. 205 – 208.
34. Magnetic Quantum-Dot Cellular Automata: Recent Developments and Prospects / A. Orlov, A. Imre, G. Csaba [et al.] // J. of Nanoelectronics and Optoelectronics. – 2008. – Vol. 3. – P. 1 – 14.
35. Pulecio J.F. Magnetic Cellular Automata Coplanar Cross Wire Systems / J.F. Pulecio, S. Bhanja // J. Appl. Phys. – 2010. – Vol. 107. – doi: 034308.
36. Performance of Magnetic Quantum Cellular Automata and Limitations due to Thermal Noise / F.M. Spedalieri, A.P. Jacob, D. Nikonov [et al.] // J. IEEE Trans. on Nanotechnology. – 2011. – V. 10, Iss. 3. – P. 537 – 546.
37. Effects of Crystalline Anisotropy on Nanomagnetic Computer Logic Channels / Y. Tian, L. Kaganovskiy, N. Amos [et al.] // J. Nanoelectronics and Optoelectronics. – 2011. – Vol. 6. – P. 87 – 94.
38. A three-terminal spin-torque-driven magnetic switch / J. Z. Sun, M.C. Gaidis, E.J. O'Sullivan [et al.] // Appl. Phys. Lett. – 2009. – Vol. 95. – doi: 083506.
39. Communication between magnetic tunnel junctions using spin-polarized current for logic applications / A. Lyle, X. Yao, F. Ebrahimi [et al.] // IEEE Transactions on Magnetics. – 2010. – Vol. 46(6). – P. 2216 – 2219.
40. Magnetic Tunnel Junction-Based Spintronic Logic Units Operated by Spin Transfer Torque / X. Yao, H. Jonathan, A. Lyle [et al.] // IEEE Transactions on Nanotechnology. – 2012. – Vol. 11, Is. 1. – P. 120 – 126.
41. Magnetic tunnel junction-based spintronic logic units operated by spin transfer torque / X. Yao, J. Harms, A. Lyle [et al.] // IEEE Transactions on Nanotechnology. – 2012. – Vol. 11, N 1. – P. 120 – 126.
42. Matching domain-wall configuration and spin-orbit torques for efficient domain-wall motion / A.V. Khvalkovskiy, P. Bortolotti, J. Grollier [et al.] // Phys. Rev. – 2013. – Vol. 102. – doi: 062401.
43. Nikonov D.E. Proposal of a Spin Torque Majority Gate Logic / D.E. Nikonov, G.I. Bourianoff, T. Ghani // IEEE Electron. Device Lett. – 2011. – Vol. 32, N 8. – P. 1128 – 1130.
44. Low Energy Magnetic Domain Wall Logic in Short, Narrow Ferromagnetic Wires / J.A. Currivan, Y. Jang, M.D. Mascaró [et al.] // IEEE Mag. Lett. – 2012. – Vol. 3. – doi: 3000104.
45. Spin injection and spin accumulation in all-metal mesoscopic spin valves / F.J. Jedema, M.S. Nijboer, A.T. Filip [et al.] // Phys. Rev. B. – 2003. – Vol. 67. – doi: 085319.
46. Kimura T. Switching magnetization of a nanoscale ferromagnetic particle using nonlocal spin injection / T. Kimura, Y. Otani, J. Hamrle // Phys. Rev. Lett. – 2006. – Vol. 96. – doi: 037201.
47. Yangi T. Giant spin-accumulation signal and pure spin-current-induced reversible magnetization switching / T. Yangi, T. Kimura, Y. Otani // Nature Physics. – 2008. – Vol. 4. – P. 851 – 854.
48. Proposal for an all-spin logic device with built-in memory / B. Behin-Aein, D. Datta, S. Salahuddin [et al.] // Nature Nanotechnology. – 2010. – Vol. 5. – P. 266 – 270.
49. Low-Power Functionality Enhanced Computation Architecture Using Spin-Based Devices / C. Augustine, G. Panagopoulos, B. Behin-Aein [et al.] // IEEE International Symposium on Nanoscale Architectures (NANOARCH). – 2011. – P. 129 – 136.
50. Switching energy-delay of all spin logic devices / B. Behin-Aein, A. Sarkar, S. Srinivasan [et al.] // Appl. Phys. Lett. – 2011. – Vol. 98. – doi: 123510.
51. Nikonov D.E. Overview of Beyond-CMOS Devices and a Uniform Methodology for Their Benchmarking / D.E. Nikonov, I.A. Young // Proc. of the IEEE. – 2013. – Vol. PP, Iss. 99. – P. 1 – 91.
52. Burghartz J.N. Guide to State-of-the-Art Electron Devices / Burghartz J.N. – New York: John Wiley & Sons, 2013. – 328 p.
53. Device and Architecture Outlook for Beyond-CMOS Switches / K. Bernstein, R.K. Cavin, W. Porod [et al.] // Proc. of the IEEE. – 2010. – Vol. 98. – P. 2169 – 2184.

*Стаття надійшла до редакції 11.11.2013*