

К. т. н. В. П. ПОПОВ, Н. А. ТИМОШЕНКО, Г. А. СЛОБОДЯНЮК,
Г. В. ЧЕРНЕЦКАЯ

Украина, г. Киев, НИИ микроприборов
E-mail: konfil@gtech-ua.com

Дата поступления в редакцию
23.05 2005 г.

Оппонент к. т. н. Э. Н. ГЛУШЕЧЕНКО
(НПП "Сатурн", г. Киев)

ПРОЕКТИРОВАНИЕ БИПОЛЯРНЫХ МИКРОСХЕМ ШИРОКОПОЛОСНЫХ УСИЛИТЕЛЕЙ ДИАПАЗОНА 40 МГц

Рассмотрено проектирование микросхем широкополосных усилителей с аналоговым регулированием коэффициента усиления от 0 до 40 дБ. Проведен анализ и моделирование структурной схемы.

Микросхемы широкополосных усилителей применяются во многих видах аппаратуры радио-, гидролокации, телекоммуникации и измерительной техники. Современные достижения биполярной и КМОП-технологий позволяют получать полосу пропускания интегральных усилителей до 800 МГц и более. Конкретные значения полосы пропускания и других важных параметров, таких как уровень шумов, коэффициент усиления и динамический диапазон, определяются назначением микросхемы и уровнем применяемой технологии.

В данной работе рассматриваются проблемные вопросы проектирования микросхем широкополосных усилителей с полосой пропускания до 40 МГц и регулируемым коэффициентом усиления (variable gain amplifiers — VGA). Для реализации данного класса микросхем используют биполярную и КМОП-технологии [1, 2] и различные способы регулирования усиления.

Применение биполярной технологии позволяет получить меньший уровень шумов и полосу пропускания усилителя до 40 МГц при сравнительно умеренных требованиях к технологии, поэтому была выбрана биполярная технология с минимальной шириной эмиттера 3 мкм и разделением элементов схемы обратносмещенными $p-n$ -переходами.

Из всех способов регулирования усиления для реализации данной микросхемы оптимальным является аналоговый метод с прецизионной регуливающей характеристикой. В качестве элемента регулирования используется R-2R-аттенуатор с переключаемыми отводами. В процессе регулирования коэффициента усиления собственно усилителя остается неизменным, а изменяется (с помощью аттенуатора) уровень сигнала на входе усилителя. Усилитель не испытывает перегрузок при изменении входного сигнала в большом диапазоне, и такие параметры как фазовая и импульсные характеристики существенно не изменяются.

Стабильность параметров усилителя при изменении питающих напряжений и температуры окружающей среды во многом зависит от выбора источника стабильного тока.

В современной микросхеме, изготавливаемой по биполярной технологии, применяют такие активные элементы как $n-p-n$ - и $p-n-p$ -транзисторы и пассивные элементы — пленочные резисторы и конденсаторы. В некоторых случаях, при использовании резисторов с большим сопротивлением — до 100 кОм и более, применяют пинч-резисторы с повышенным удельным сопротивлением.

В микросхеме широкополосного усилителя основным активным элементом, определяющим его частотные и шумовые характеристики, является вертикальный $n-p-n$ -транзистор (рис. 1), расположенный в эпитаксиальном n -слое толщиной 4,5 мкм. Разделительная p^+ -область образует в эпитаксиальном слое замкнутый контур (карман), в котором методами ионного легирования и диффузии создаются n^+ -область эмиттера глубиной $x_f \approx 0,6$ мкм и p^- -область базы глубиной $x_b \approx 1,0$ мкм, формируя таким образом толщину активной p^- -базы $n-p-n$ -транзистора $W_0 = 0,4$ мкм. Для минимизации распределенного сопротивления базы симметрично области эмиттера формируются две низкоомные пассивные p^+ -области базы. Контакт к коллектору осуществляется через диффузионные области скрытого n^+ -слоя и вертикальную n^+ -область глубокого коллектора. Такие топологические параметры с учетом постоянной времени эмиттера $\tau_e = 0,05$ нс дают расчетную граничную частоту вертикального $n-p-n$ -транзистора $f_T = 2$ ГГц. Площадь кармана тран-

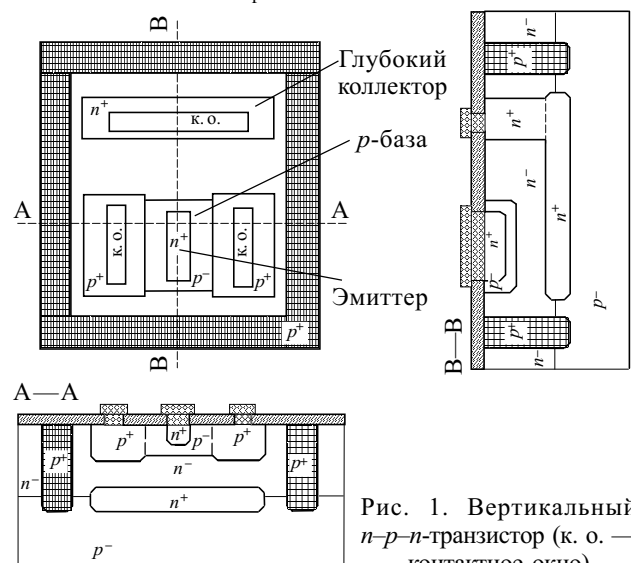


Рис. 1. Вертикальный $n-p-n$ -транзистор (к. о. — контактное окно)

зистора с минимальными размерами эмиттера $Y_3 = 2 \text{ мкм}$ и $Z_3 = 5 \text{ мкм}$ равна $57 \times 57 \text{ мкм}^2$. В усилителе применяются также транзисторы с большей площадью и большими размерами Z_3 эмиттера.

Горизонтальные $p-n-p$ -транзисторы (рис. 2) при кольцевом эмиттере и базе шириной $4,0 \text{ мкм}$ имеют расчетную граничную частоту $f_T = 23 \text{ МГц}$ и более низкий коэффициент усиления тока β по сравнению с $n-p-n$ -транзисторами. Они используются в узлах, где не предъявляются высокие требования к частотным свойствам, например, в источнике стабильного тока (ИСТ) и интерфейсе регулирования усиления (ИРУ). Активная n -база, образованная зазором между кольцевым p^+ -эмиттером и p^+ -коллектором, соединяется с выводом базы через скрытый n^+ -слой и вертикальную n^+ -область, формируемую в слое «глубокий коллектор».

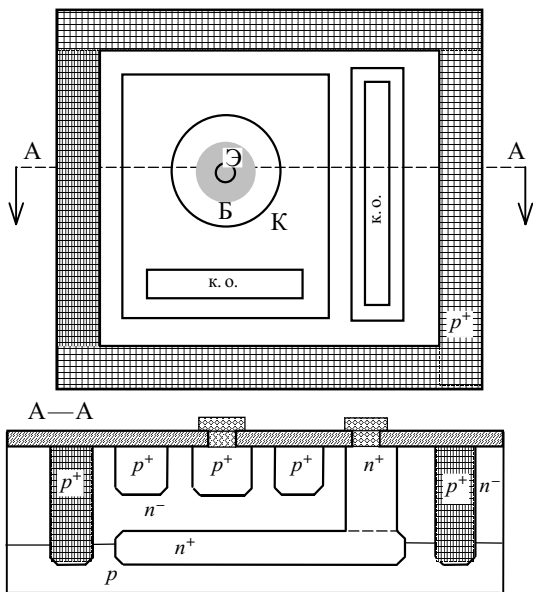


Рис. 2. Горизонтальный $p-n-p$ -транзистор

Основными типами резисторов, используемых в микросхеме, являются пленочные резисторы с удельным поверхностным сопротивлением $1,0 \text{ кОм}/\square$ и $50,0 \text{ Ом}/\square$. Оба типа резисторов выполнены из хрома, но имеют разную толщину. В узлах ИСТ и ИРУ возникает необходимость применения резисторов с сопротивлениями от 70 до 190 кОм , поэтому там использованы пинч-резисторы с повышенным удельным сопротивлением — до $8 \text{ кОм}/\square$. Пинч-резисторы образуются одновременно с изготовлением p -базы. Эмиттерная n^+ -область перекрывает активную p^- -область, создавая резистивный p^- -канал $W_6 = 0,4 \text{ мкм}$. Для обратного смещения $p-n$ -переходов пинч-резистора n^+ -область с одной стороны и n^- -слой с другой стороны должны быть соединены с точкой максимально высокого потенциала резистора.

Конденсаторы микросхемы выполнены по структуре «металл 1—диэлектрик— n^+ -область». Диэлектрик является комбинацией двух слоев — нитрида кремния Si_3N_4 толщиной $0,05 \text{ мкм}$ и окисла кремния SiO_2 толщиной $0,04 \text{ мкм}$. Удельная емкость конденсатора равна $5,2 \cdot 10^{-4} \text{ пФ}/\text{мкм}^2$.

Структура микросхемы широкополосного усилителя с регулируемым коэффициентом усиления приведена на рис. 3. Восемь отводов семизвенного $R-2R$ -аттенюатора подключены к входам восьми дифференциальных входных каскадов $G_{m1} \dots G_{m8}$.

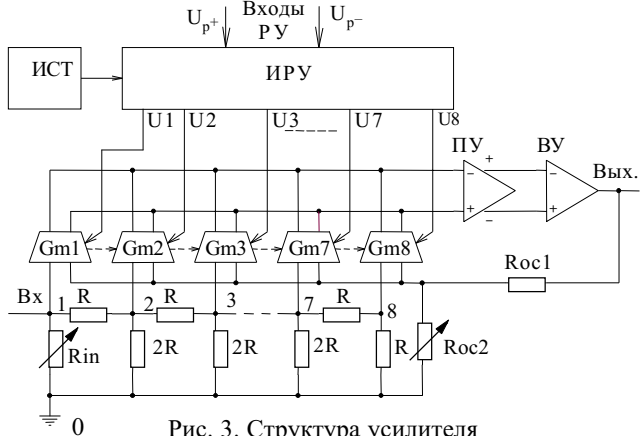


Рис. 3. Структура усилителя

Поскольку затухание входного сигнала на аттенюаторе равно $20 \log 0,5 = -6,02 \text{ дБ}$ на одно звено, сигналы на входах $G_{m1} \dots G_{m8}$ изменяются скачкообразно с дискретностью $-6,02 \text{ дБ}$ от 0 дБ на входе G_{m1} до $-42,14 \text{ дБ}$ на входе G_{m8} . Входные каскады $G_{m1} \dots G_{m8}$ являются частью каскадного предварительного усилителя ПУ. Дифференциальный выходной сигнал ПУ поступает на выходной усилитель ВУ.

Коэффициент усиления напряжения усилителя без учета затухания аттенюатора определяется цепью отрицательной обратной связи R_{oc1}, R_{oc2} и составляет $20 \log(1 + R_{oc1}/R_{oc2})$. Величина коэффициента усиления выбрана таким образом, чтобы при среднем затухании аттенюатора $-21,07 \text{ дБ}$ общий коэффициент усиления микросхемы был равен $20,0 \text{ дБ}$, тогда коэффициент усиления усилителя равен

$$20 \text{ дБ} + 21,07 \text{ дБ} = 41,07 \text{ дБ}.$$

Сопротивление R_{oc1} является фиксированным и для получения минимального шума усилителя выбрано равным $20,0 \text{ Ом}$, а номинальное значение сопротивления $R_{oc2} = 2242 \text{ Ом}$ устанавливается лазерной подгонкой.

Регулирование усиления (РУ) осуществляется через ИРУ управляющими напряжениями U_{p+}, U_{p-} на дифференциальных входах РУ. Изменение дифференциального управляющего напряжения в пределах $\pm 0,625 \text{ В}$ вызывает изменение распределения выходных напряжений ИРУ, обозначенных на рис. 3, 4 как U_i , где $i = 1, 2, \dots, 8$. Напряжения U_i воздействуют на генераторы токов входных каскадов G_{mi} , увеличивая или уменьшая токи соответствующих каскадов. Одновременно могут быть активированы не более двух каскадов G_{mi} , а остальные находятся в пассивном режиме. В активированном режиме ток транзистора Т3 каскада G_{mi} имеет величину не менее $0,8 \text{ мА}$, а в пассивном режиме — не более 15 мкА . Общий ток всех каскадов G_{mi} задается генератором тока I_2 , который управляется от ИСТ. Ток $I_2 = 2,08 \text{ мА}$ остается неизменным во всех режимах регулирования усиления. Напряжение U_3 в общей эмиттерной цепи всех генераторов тока каскадов G_{mi} изменяется от $-1,56 \text{ В}$ при

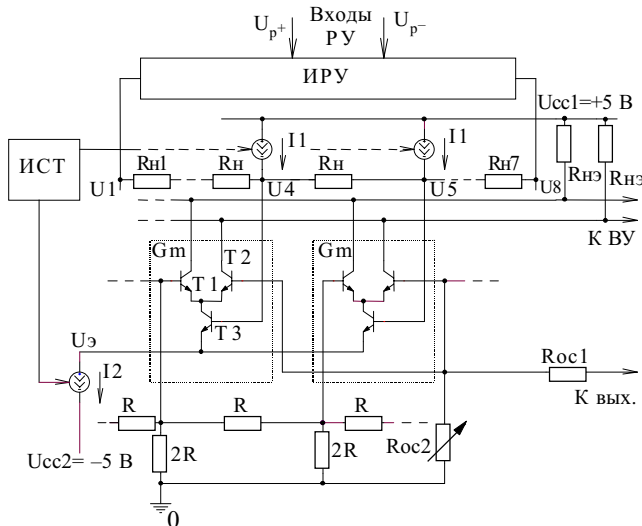


Рис. 4. Эквивалентная схема входной цепи и предварительного усилителя

крайних значениях усиления микросхемы до $-2,21$ В при среднем значении.

На рис. 5 показаны три варианта расчетных характеристик распределения напряжений U_i . Вариант 1 соответствует среднему значению коэффициента усиления микросхемы 20 дБ, когда дифференциальное управляющее напряжение $U_{p+}-U_{p-}=0$ В и активированы каскады G_{m4}, G_{m5} . Вариант 2 соответствует максимальному коэффициенту усиления 40 дБ, когда $U_{p+}-U_{p-}=0,625$ В и активированы каскады G_{m1}, G_{m2} . Вариант 3 соответствует минимальному коэффициенту усиления 0 дБ, когда $U_{p+}-U_{p-}=-0,625$ В и активированы каскады G_{m7}, G_{m8} .

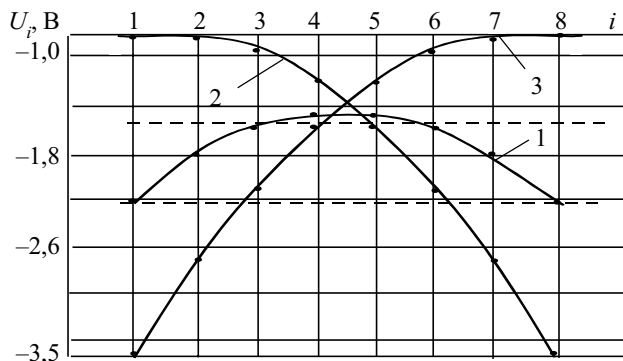


Рис. 5. Распределение напряжений U_i на выходе ИРУ: 1 — $U_{p+}-U_{p-}=0$ В, $U_{31}=-2,21$ В; 2 — $U_{p+}-U_{p-}=+0,625$ В, $U_{32}=-1,56$ В; 3 — $U_{p+}-U_{p-}=-0,625$ В, $U_{33}=-1,56$ В

Изменение напряжений U_i происходит плавно, поэтому входные каскады G_{mi} также переключаются плавно. При скачкообразном изменении затухания на отводах на 6,02 дБ данная схема интерполяции обеспечивает отклонение от линейного закона регулировочной характеристики не более $\pm 0,3$ дБ. Крутизна регулировочной характеристики $S_A=32$ дБ/В устанавливается выбором коэффициента усиления узла ИРУ. Линеаризованная регулировочная характеристика коэффициента усиления микросхемы может быть представлена выражением

$$A_i(\text{дБ})=S_A(U_{p+}-U_{p-})+20. \quad (1)$$

Особенностью схемы ИРУ является высокое дифференциальное входное сопротивление (до 15 МОм) по управляющим входам РУ. На входах U_{p+}, U_{p-} включены горизонтальные $p-n-p$ -транзисторы с токами коллекторов 10 мкА и базовыми токами менее 0,25 мкА. В качестве сопротивлений коллекторной нагрузки входных транзисторов использованы пинч-резисторы с сопротивлением 70 кОм. Дифференциальный коэффициент усиления ИРУ, соответствующий крутизне $S_A=32$ дБ/В, равен 4,32. Он определяется как отношение $\Delta(U_1-U_8)/\Delta(U_{p+}-U_{p-})$, где $\Delta(U_{p+}-U_{p-})=0,625$ В.

На рис. 4 приведена упрощенная схема предварительного усилителя (ПУ), в которой каскодная часть схемы представлена эквивалентными сопротивлениями нагрузки $R_{н3}$. На каждом из выходов ПУ включен эмиттерный повторитель с емкостной цепью частотной коррекции, компенсирующей спад частотной характеристики на высоких частотах. Выходной усилитель ВУ содержит входные эмиттерные повторители по каждому из входов, дифференциальный усилитель и собственно выходной буферный усилитель. Для получения необходимой нагрузочной способности ($R_L=500$ Ом, $C_L=5$ пФ) выходные $n-p-n$ -транзисторы имеют многосекционную конструкцию с количеством секций 12 и 4. В основном усилительном канале от входа до выхода микросхемы используются только вертикальные $n-p-n$ -транзисторы, что позволяет получить полосу пропускания усилителя до 30 МГц из-за более высокой граничной частоты f_T $n-p-n$ -транзисторов. В ВУ предусмотрены внутренние цепи частотной коррекции с помощью конденсаторов прямой и обратной связи. Номинальные значения емкостей конденсаторов находятся в пределах от единиц пФ до 20 пФ.

Для подавления синфазного сигнала в ПУ встроены вспомогательный усилитель, дифференциальные входы которого подключены с одной стороны к входному заземляющему выводу, а с другой стороны к выводу, относительно которого отсчитываются выходные сигналы. Вспомогательный усилитель обрабатывает разность напряжений между входным и выходным заземлением в пределах ± 100 мВ.

(Данная схема интерполяции регулирования усиления применяется в некоторых микросхемах широкополосных VGA фирмы Analog Devices (США) с обозначением "X-AMP".)

Моделирование электрической схемы широкополосного усилителя по программе PSPICE требует, чтобы SPICE-параметры активных элементов схемы максимально точно соответствовали реальным параметрам элементов, измеренным на тестовых элементах, изготовленных по принятой технологии. Однако при отсутствии тестовых элементов для оценки характеристик проектируемой микросхемы можно использовать расчетные SPICE-параметры. Расчет параметров базируется на исходных параметрах полупроводниковой пластины, параметрах эпитаксиального слоя, топологических параметрах и электрических режимах активных элементов.

Расчету SPICE-параметров предшествуют технологические расчеты диффузионных профилей, определение глубины эмиттера и толщины базы, определение концентрации примесей в области эмиттера, базы, кол-

лктора и в скрытом слое. На основании этих параметров оцениваются резистивные свойства областей транзистора и, в частности, объемные сопротивления эмиттера, коллектора и базы. При этом отдельно определяются сопротивления активной базы и пассивной базы с учетом геометрии транзистора. В вертикальном *n-p-n*-транзисторе с двойным базовым контактом сопротивление базы будет уменьшаться вдвое, а в многосекционных транзисторах — дополнительно уменьшаться в *N* раз, где *N* — количество секций.

При окончательной оценке сопротивления базы RB учитывается, что, согласно расчетам Хаузера, вследствие распределенного характера базового тока и малых концентраций тока эмиттера (что имеет место в широкополосном усилителе) эффективное базовое сопротивление RB равно 1/3 от величины геометрического базового сопротивления.

На частотные свойства микросхемы существенное влияние оказывают время переноса заряда через базу и емкости конденсаторов, входящие в эквивалентную схему транзистора и математическую модель Гуммеля–Пуна. Расчет их проводится по известным формулам, в которые входят напряжение смещения обратносмещенного *p-n*-перехода, концентрация примесей и другие электрофизические параметры. Для расчета емкостей конденсаторов необходимо знать площади *p-n*-переходов исходя из топологии и глубины областей транзисторов.

Полная система SPICE-параметров, использованная при моделировании, содержит 32 параметра. В таблице приведены наиболее важные параметры, оказывающие наибольшее влияние на расчет статических и частотных характеристик.

Моделирование электрической схемы широкополосного усилителя проводилось при напряжениях пи-

тания ± 5 В. Результаты расчета изменения режимов в процессе регулирования коэффициента усиления напряжения A_u приведены на рис. 5. Отклонение от линейного закона регулирования, заданного выражением (1), не превышает $\pm 0,3$ дБ, что свидетельствует о высоком качестве схемы интерполятора.

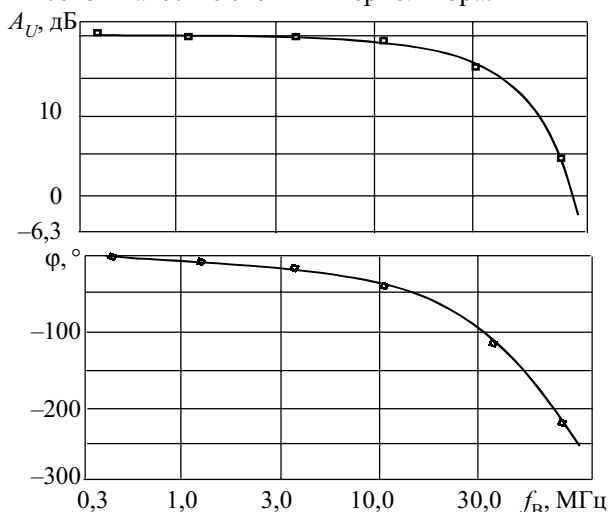


Рис. 6. Расчетные АЧХ и ФЧХ широкополосного усилителя ($U_{p^+} - U_{p^-} = 0$ В)

Расчетные амплитудно-частотная (АЧХ) и фазо-частотная (ФЧХ) характеристики микросхемы представлены на рис. 6. Полоса пропускания f_B на уровне 3 дБ примерно равна 30 МГц, а фазовый сдвиг φ на данной частоте равен -90° , что соответствует результатам измерений микросхем аналогов. Моделирование показывает, что в данной электрической схеме и конструкции наибольшее влияние на полосу пропускания оказывает емкость "коллектор–подложка" CJS вертикальных *n-p-n*-транзисторов. Для расширения полосы пропускания требуется оптимизация конструкции с целью уменьшения паразитных емкостей и оптимизация электрической схемы, особенно элементов частотной коррекции.

Заключение

Рассмотрены основные вопросы проектирования микросхем широкополосных усилителей диапазона 40 МГц с аналоговым регулированием коэффициента усиления. Для успешного проектирования такого класса микросхем требуется применение современной технологии изготовления кристалла микросхемы и оптимальные топологические решения элементов схемы.

Рассмотрена структурная схема микросхемы и определены критерии выбора электрических схем основных узлов.

Моделирование микросхемы с применением программы PSPICE позволило проверить правильность выбранных топологических и схемотехнических решений.

ИСПОЛЬЗОВАННЫЕ ИСТОЧНИКИ

1. Otaka S., Takemura G., Tanimoto H. A low-power low-noise accurate linear-in-dB variable-gain amplifier with 500-MHz bandwidth // IEEE Journal of Solid-State Circuits.— 2000.— Vol. 35, N 12.— P. 1942—1948.
2. Rijns J. J. F. CMOS low-distortion high-frequency variable-gain amplifier // Ibid.— 1996.— Vol. 31, N 7.— P. 1029—1034.

SPICE-параметры

Параметр	Значение	
	<i>n-p-n</i>	<i>p-n-p</i>
BF Максимальный коэффициент передачи тока в нормальном режиме в схеме с общим эмиттером (без учета токов утечки)	120	40
IS Ток насыщения при температуре среды 27°C, А	106.00000E-18	230.00000E-18
RB Объемное сопротивление базы (максимальное) при нулевом смещении перехода «база—эмиттер», Ом	300,0	150,0
RE Объемное сопротивление эмиттера, Ом	4,0	10,0
RC Объемное сопротивление коллектора, Ом	150,0	150,0
CJE Емкость эмиттерного перехода при нулевом смещении, Ф	25.0000E-14	50.0000E-14
CJS Емкость «коллектор—подложка» при нулевом смещении, Ф	1.0000E-12	1.5000E-12
TF Время переноса заряда через базу в нормальном режиме, с	40.0000E-12	40.0000E-10
CJC Емкость коллекторного перехода при нулевом смещении, Ф	17.5000E-14	30.0000E-14