

К. т. н. Н. И. СИНЕГУБ

Украина, Одесский национальный политехнический университет

Дата поступления в редакцию
19.11 2008 г.

Оппонент д. т. н. В. С. СИТНИКОВ
(ОНПУ, г. Одесса)

МИКРОПРОЦЕССОР ЗВЕЗДООБРАЗНОЙ СТРУКТУРЫ

Предложенная структура позволяет повысить быстродействие микропроцессора путем увеличения выполняемых им команд без соответствующего увеличения VLIW-команд.

За последнее время характеристики микропроцессоров (МП), разработанных на основе различных архитектурно-структурных решений [1], значительно улучшились. Так, тактовая частота МП превысила 2 ГГц, а пиковая производительность — 7 млрд операций в секунду. И это не предел.

За более чем четвертьвековую историю микропроцессоры прошли большой путь развития [2, 3] — от однокристалльных микропроцессоров с фиксированной системой команд до однокристалльных микроЭВМ. При этом для повышения быстродействия МП используются следующие основные технические решения: предсказания переходов, выполнение микропрограмм с изменением порядка следования команд, условное (предикативное) исполнение команд и др. Но несмотря на достигнутые успехи, задача повышения быстродействия МП остается актуальной.

Одним из путей решения данной задачи является разработка архитектур процессоров с повышенным параллелизмом уровня команд. Такой архитектурой обладают VLIW-процессоры (VLIW — very long instruction word) [1], в командном слове которых задается некоторая совокупность параллельно выполняемых команд. Например, ядро микропроцессора

TriMedia компании Philips способно обрабатывать 5 команд за один такт (рис. 1). Другие модули этого микропроцессора, взаимодействуя с VLIW-ядром, выполняют обработку, специфичную для конкретного типа данных.

Характерной особенностью VLIW-процессоров является однозначное соответствие количества выполняемых МП-команд числу команд, задаваемых командным словом, т. е. для увеличения количества выполняемых МП-команд необходимо увеличивать длину VLIW-команд ядра микропроцессора. Так, например, у микропроцессора TM8000 Astra компании Transmeta длина VLIW-команд ядра увеличена со 128 до 256 разрядов, что позволяет обрабатывать за такт 8 команд длиной в 32 бита. Однако такое архитектурное решение ограничивает применение в микропроцессорах арифметических устройств (АУ), не требующих команд для задания режимов работы.

Другим частным случаем архитектур процессоров с повышенным параллелизмом уровня команд являются суперскалярные микропроцессоры, система команд которых не содержит никакого указания на параллельную обработку внутри процессора. Здесь параллелизм обеспечивается аппаратным способом.

В настоящей работе предложена оригинальная структура микропроцессора с высоким внутренним параллелизмом, обеспечивающим повышение быстродействия благодаря получению в одном такте нескольких скалярных результатов, причем количество выполняемых МП-команд может превышать число команд, задаваемых командным словом (рис. 2). Данный микропроцессор включает арифметические устройства, выполняющие одну либо несколько операций [4]. Различные АУ встраиваются в МП по мере необходимости, и количество АУ ограничивается лишь нагрузочной способностью элементов используемой элементной базы. Через шины данных АУ связаны с регистрами (Рг) данных, в которые по фронту синхроимпульса заносится информация. С помощью коммутаторов с тремя состояниями на выходе шины данных подключаются к кольцевым шинам [1]. МП также содержит память, кэш-память, устройство управления (УУ) и др. На регистры ядра данного МП по соответствующим шинам данных поступают операнды *A, B, C, D, ...*, а также управляющие сигналы, задающие режимы работы арифметических устройств. Сформированные на выходах АУ резуль-

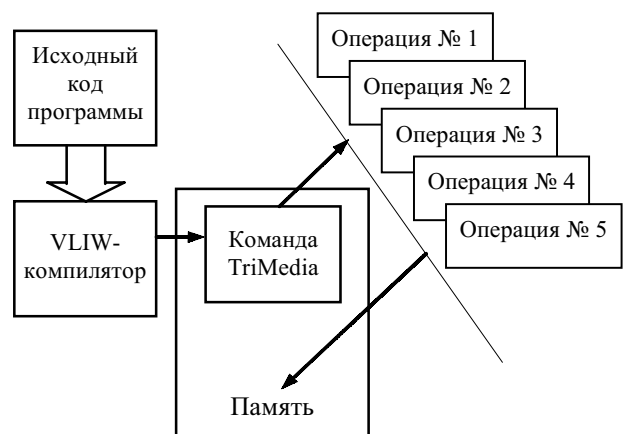


Рис. 1. Выполнение команд микропроцессором TriMedia

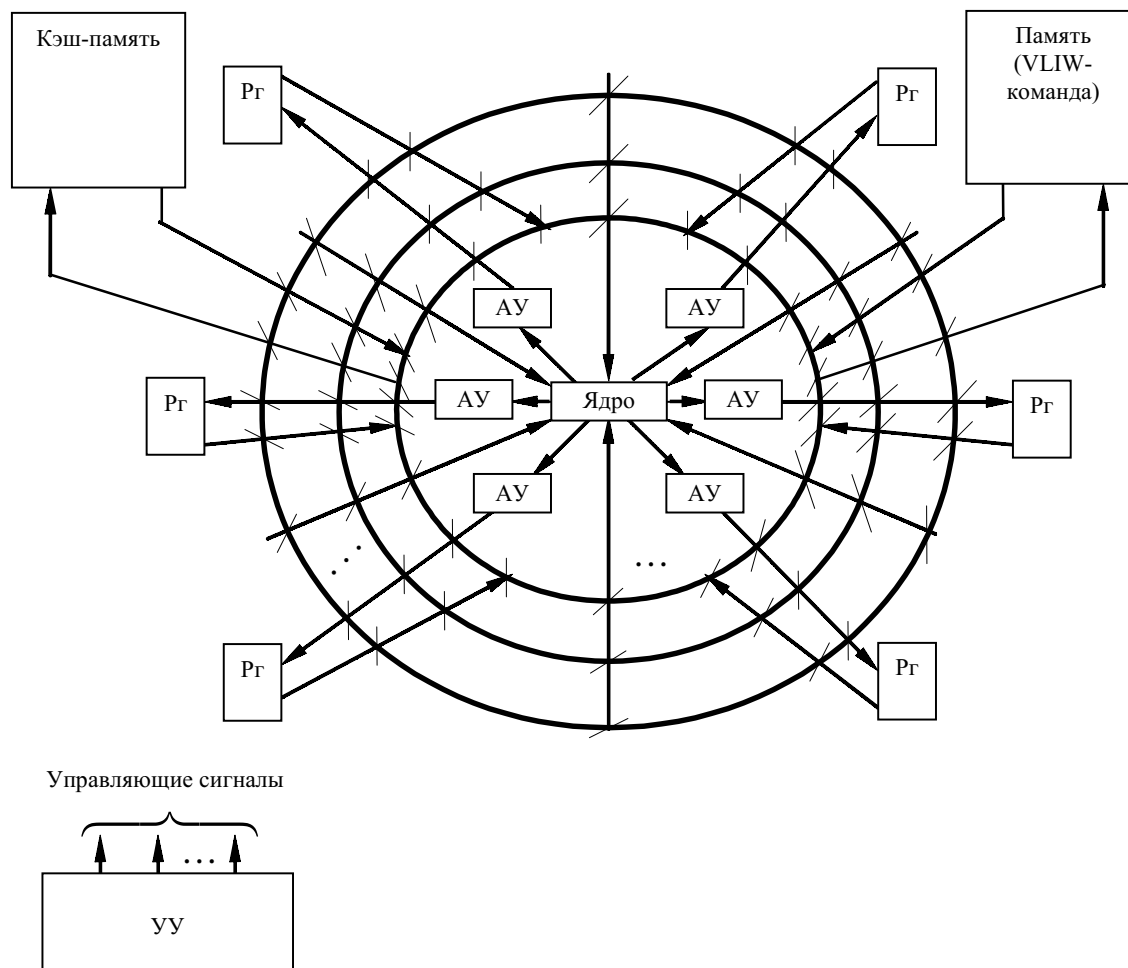


Рис. 2. Микропроцессор звездообразной структуры

таты обработки данных заносятся в регистры данных (кэш-память, память, др.). Далее, в соответствии с управляющей командой, информация из любого Рг (кэш-памяти, памяти и др.) может быть либо записана в любой регистр ядра и обработана арифметическими устройствами, либо выведена на внешнее устройство МП.

Режимы работы АУ могут задаваться следующим образом. Пусть, например, АУ₁ выполняет операцию $(\pm A) \cdot (\pm B) \pm C$. Если с помощью управляющих сигналов задать $A=+1$, то в АУ₁ сформируется операция $\pm B \pm C$. Если задать $C=0$, то сформируется операция $(\pm A) \cdot (\pm B)$ и т. д. Аналогично могут задаваться режимы работы и другим АУ. Возможна также иная организация работы предлагаемого МП.

Таким образом, в МП звездообразной структуры объединены архитектуры суперскалярного микропроцессора и VLIW-процессора, что позволяет повысить быстродействие путем увеличения количества парал-

лельно выполняемых МП команд без соответствующего увеличения длины VLIW-команд микропроцессора. Это достигается за счет использования присущего предлагаемой структуре внутреннего параллелизма, когда в МП применяются не только управляемые АУ, но и АУ, не требующие команд для задания режимов работы.

ИСПОЛЬЗОВАННЫЕ ИСТОЧНИКИ

1. Корнеев В. В., Киселев А. В. Современные микропроцессоры.— СПб.: БХВ-Петербург, 2003.
2. Костров Б. В., Ручкин В. Н. Архитектура микропроцессорных систем.— М.: Диалог-МИФИ, 2007.
3. Бойко В. И., Гуржий А. Н., Жуйков В. Я. и др. Схемотехника электронных схем. Микропроцессоры и микроконтроллеры.— СПб.: БХВ-Петербург, 2004.
4. Синегуб Н. И. Синтез устройств умножения/суммирования // Матер. міжнар. наук.-практ. конф. «Розвиток наукових досліджень». Т. 8.— Полтава: «ІнтерГрафіка», 2005.