

В. А. КОВАЛЬЧУК, В. В. СЕВАСТЬЯНОВ

УДК 621.397.13

Украина, г. Винница, НИИ «Гелий»  
E-mail: helium@svitonline.com

Дата поступления в редакцию  
01.07 2011 г.

## ГИБРИДНАЯ ИНТЕГРАЛЬНАЯ СХЕМА ДЛЯ ОБРАБОТКИ ЗВУКОВОГО СИГНАЛА

*Разработана гибридная интегральная схема с номинальным напряжением питания 1,4 В, током потребления 0,7 мА и габаритными размерами 8×4×3 мм для обработки звукового сигнала в автономной аппаратуре.*

В аналоговой микроэлектронной аппаратуре гибридные интегральные схемы (ГИС) имеют более широкие схемотехнические возможности по сравнению с полупроводниковыми интегральными микросхемами (ИМС) благодаря использованию различных навесных компонентов — чипов (ИМС, конденсаторов, резисторов) [1]. ГИС позволяют реализовать широкий класс функциональных микроэлектронных схем, являясь при этом экономически целесообразными в условиях серийного и даже мелкосерийного производства.

Гибридные интегральные схемы представляют собой широко распространенный, постоянно совершенствующийся, развивающийся конструктивно-технологический вариант исполнения изделий микроэлектроники.

Разработанная ГИС предназначена для использования во внутриканальных слуховых аппаратах, а также в аппаратуре специального назначения при работе от одного элемента питания типа PR48, поэтому особую важность приобретают габаритные размеры и потребляемый ток. Они должны быть минимальны.

Аналогами такой ГИС являются цифровые гибридные схемы GA3211, GA3226 компании Gennum Corporation (Канада), которая специализируется на разработке и изготовлении микросхем для аудио- и видеотехники и слуховых аппаратов. ГИС имеют ток потребления не менее 1,8 мА, габаритные размеры 11,2×6,2×3,4 мм. Корпуса этих схем и технология их изготовления запатентованы, а для изготовления требуется специальное нестандартное оборудование, поэтому стоимость микросхем высока. Кроме того, для установки на плату требуется оборудование для поверхностного монтажа, т. к. микросхемы имеют шариковые выводы.

Работа выполнена при поддержке Агентство Госсобственности Украины в рамках Госзаказа на научно-техническую продукцию (договор № 93182/19).

Разработанная ГИС для многофункциональной обработки звукового сигнала с номинальным напряжением питания 1,4 В, током потребления 0,7 мА и габаритными размерами 8×4×3 мм соответствует ГОСТ 18725 «Микросхемы интегральные. Общие технические условия».

ГИС осуществляет многоканальную полную обработку сигнала за счет того, что в ней собран ряд независимых функциональных узлов (как цифровых, так и аналоговых). В микросхеме используются базовые кристаллы, в основном, собственной разработки и изготовления, а именно — операционные усилители, выполненные по КМОП-технологии. Структурная схема ГИС приведена на **рис. 1**.

Для преобразования сигнала в цифровую форму и обратно в ГИС используются аналого-цифровые (АЦП) и цифроаналоговые (ЦАП) преобразователи, в которых применяются принципы сигма-дельта-модуляции. Эти функциональные узлы выполнены также на базе кристаллов. Преобразователи на основе сигма-дельта-модуляции благодаря высокой скорости обработки сигнала способны обеспечить высокую разрешающую способность преобразования даже при одноразрядном квантовании и, что немаловажно, не критичны к точности выполнения элементов схемотехники. Кроме того, применение таких преобразователей резко снижает требования к сопутствующим им аналоговым фильтрам, а необходимость в таких прецизионных элементах, как устройство выборки-хранения информации, отпадает совсем, что дает возможность выполнить АЦП в виде интегральной схемы (кристалла).

Способ формирования многократных отсчетов на выходе — сигма-дельта-модулятора зависит от

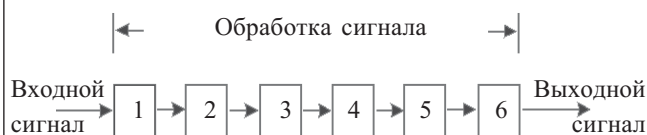


Рис. 1. Структурная схема ГИС для обработки звуковых сигналов:

1 — аналогово-цифровой преобразователь; 2 — предварительный усилитель; 3 — сигнальный процессор; 4 — сумматор; 5 — цифроаналоговый преобразователь; 6 — выходной каскад

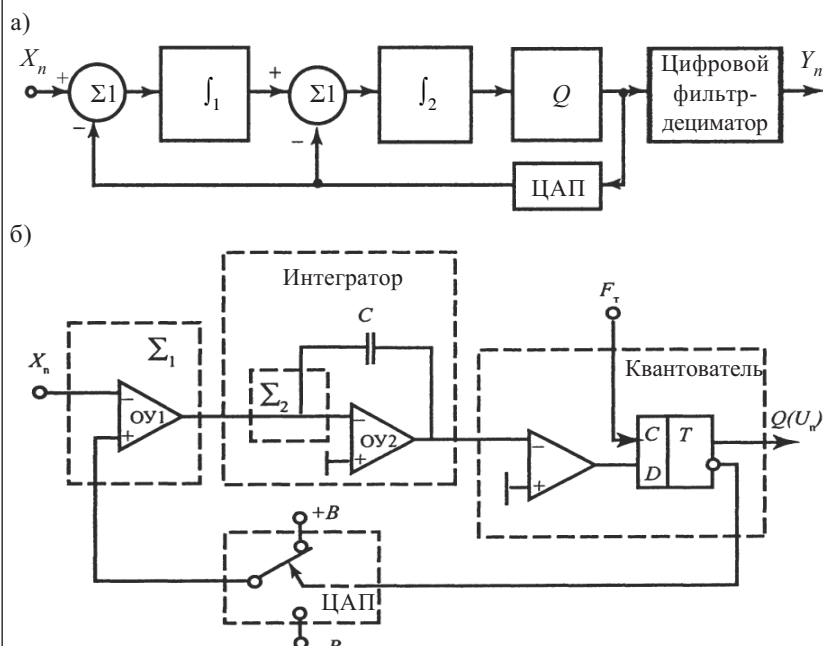


Рис. 2. Структурная (а) и функциональная (б) схема АЦП с сигма-дельта-модулятором второго порядка

того, какова требуемая разрядность этих отсчетов и с какой скоростью они должны следовать. Повышение разрядности и скорости следования отсчетов (частоты дискретизации  $F$ ) усложняет задачу и ограничивает выбор средств, с помощью которых эта задача может быть решена.

Одним из способов получения многоразрядного сигнала с высоким разрешением является использование сигма-дельта-модулятора 2-го порядка совместно с цифровым децимирующим фильтром высокого порядка. Структурная и функциональная схемы такого АЦП показаны на рис. 2.

Схема состоит из двух контуров сигма-дельта-модулятора, включенных последовательно, т. е. сигнал с выхода первого интегратора является входным сигналом для второго интегратора, а на вычитающие входы обоих сумматоров  $\Sigma 1$  и  $\Sigma 2$  подается один и тот же сигнал с выхода ЦАП [2, 3].

Далее цифровой сигнал поступает на сигнальный процессор — микропроцессор, решающий задачи, которые ранее традиционно решали с помощью аналоговой схемотехники [4, 5]. К сигнальным процессорам предъявляются специфические требования: максимальное быстродействие, малые габариты, легкая стыковка с аналого-цифровыми и цифроаналоговыми преобразователями, большая разрядность обрабатываемых данных и небольшой набор математических операций, обязательно включающий операцию умножения-накопления, и аппаратную организацию циклов. Сигнал в каждой полосе частот обрабатывается независимым каналом процессора. Усиление в любой полосе является либо функцией энергии, определенной в этой полосе, либо функцией полной выявленной многоканальной энергии. Сигнальный процессор осуществляет контроль и автоматическую регулировку усиления (АРУ) в каждом канале (ограничивает сигнал на требуемом уровне с заданным ко-

эффициентом компрессии, регулирует постоянную времени атаки и выключения АРУ). В каждом канале имеются фильтры с тремя программируемыми параметрами:  $f$  — частота полюса (центральная частота),  $K$  — коэффициент передачи,  $Q$  — добротность. Сигналы из каждой полосы частот после обработки складываются сумматором в один сигнал, который поступает на цифроаналоговый преобразователь.

В разработанной ГИС использована схема сигма-дельта-ЦАП третьего порядка, структурная схема которого приведена на рис. 3.

Выходной каскад ГИС построен на двух операционных усилителях (ОУ), включенных по схемам инвертирования сигнала (первый) и не инвертирования сигнала (второй). Нагрузка включена между выходами первого и второго усилителей (рис. 4) В режиме покоя потенциал на выходах ОУ одинаковый, поэтому напряжение

между выводами нагрузки равно нулю. В этом случае ток в нагрузке определяется только током потребления функциональных узлов, входящих в состав ГИС, и практически равен нулю, т. к. все узлы выполнены по КМОП-технологии и имеют очень малый ток потребления. При подаче сигнала выходные напряжения на выходах ОУ будут противоположными по знаку и разность их значений в идеальном случае равна напряжению питания. Поэтому ток в нагрузке будет максимальным.

Большой опыт разработки и производства мощных полевых транзисторов в НИИ «Гелий» позволил выполнить выходной каскад ОУ на мощных транзисторах, способных отдавать большой ток в нагрузку, а следовательно, в аппаратуру. Это позволяет использовать ГИС в звукозаписывающей и звуковоспроизводящей аппаратуре.

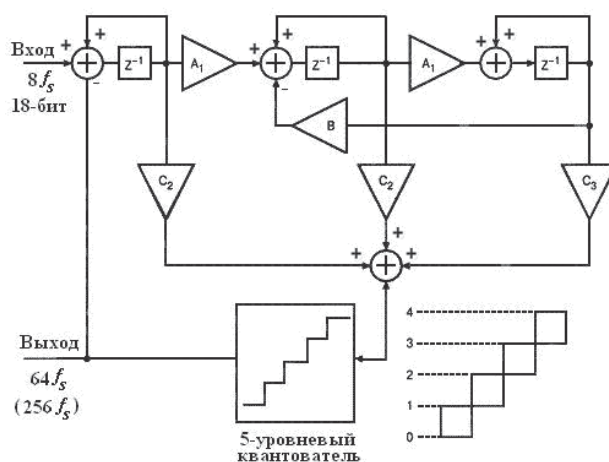


Рис. 3. Структурная схема сигма-дельта-модулятора третьего порядка

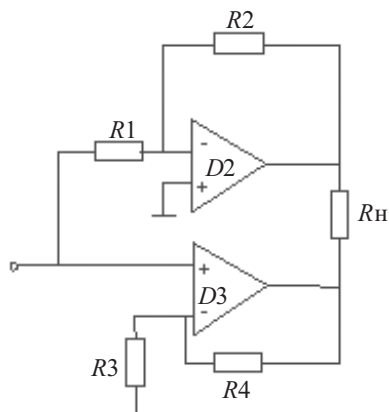


Рис. 4. Выходной каскад ГИС

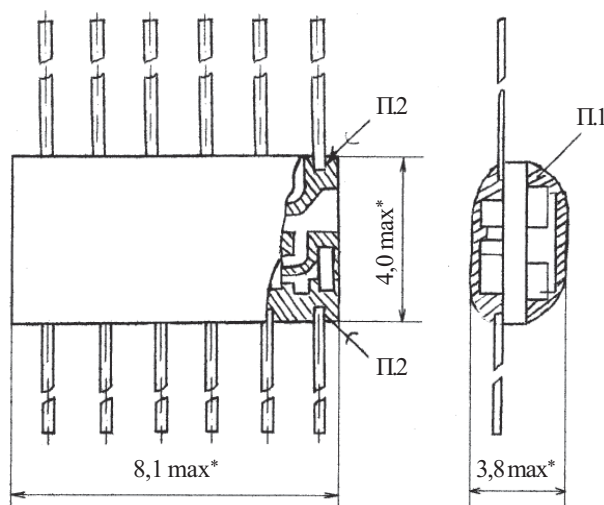


Рис. 5. Сборочный чертеж ГИС

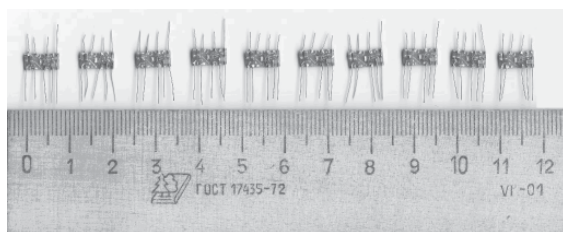


Рис. 6. Внешний вид ГИС из опытной партии

Конструктивно ГИС представляет собой плату размером 4×8 мм, на которой с обеих сторон размещены пассивные и активные элементы. По периметру платы размещены выходы схемы (рис. 5). ГИС герметизируется компаундом, который наносят на поверхность платы так, чтобы покрыть навесные элементы. Вязкость компаунда подбирается такой, чтобы он удерживался на поверхности платы за счет сил поверхностного натяжения. Полимеризация компаунда осуществляется в два этапа — при нормальной температуре (25±5°С) и при температуре 70°С. Пассивными элементами микросхемы служат чип-конденсаторы типоразмера 0603 и чип-резисторы типоразмера 0402, активными элементами — чип-кристаллы.

Такая конструкция микросхемы позволяет минимизировать ее размеры, не требует дорогостоящей оснастки для изготовления корпуса и герметизации микросхемы, что существенно снижает ее стоимость по сравнению с аналогами. Была изготовлена опытная партия ГИС для обработки звуковых сигналов (рис. 6).

Основные электрические параметры ГИС:

Напряжение питания	0,95—1,50 В
Максимальный ток потребления	0,7 мА
Общее усиление	82 дБ
Границы частотной характеристики	100—16000 Гц
Коэффициент гармоник	1%
Входной динамический диапазон	95 дБ
Эквалайзер фильтр, диапазон регулировки:	
— центральная частота	125—16000 Гц
— глубина (усиление)	—30...30 дБ
— добротность	0,707—70,7
Диапазон регулировки частот	—18...42 дБ
Параметры автоматической регулировки усиления:	
— время атаки	0,25 мс
— время выключения	5000 мс
Диапазон регулировки коэффициента компрессии	от 1:1 до ∞:1

\*\*\*

Разработанная ГИС может с успехом использоваться в звукозаписывающей и звуковоспроизводящей аппаратуре, внутриканальных слуховых аппаратах, компьютерах, радиоаппаратуре и др., которые питаются от автономных источников.

#### ИСПОЛЬЗУЕМЫЕ ИСТОЧНИКИ

1. Микроэлектроника: Кн. 4. Гибридные интегральные микросхемы / Под ред. Л. А. Коледова.— [Mikroelektronika / Pod red. L. A. Koledova ]
2. Голуб В. С. Цифровая обработка сигналов сигма-дельта АЦП // Электроника: НТБ.— 2001.— № 4.— С. 22—26 [Golub V. S. // Elektronika NTB. 2001. N 4. P. 22]
3. Голуб В. С. Сигма-дельта модуляторы и АЦП // Технология и конструирование в электронной аппаратуре.— 2003.— № 4.— С. 35—41. [Golub V. S. // Tekhnologiya i konstruirovaniye v elektronnoy apparature. 2003. N 4. P. 35]
4. Волович Г. Сигма-дельта ЦАП // Компоненты и технологии.— 2002.— № 5.— С. 56—58 [Volovich G. // Komponenty i tehnologii. 2002. N 5. P. 56]
5. Солонина А., Улахович Д., Яковлев Л. Алгоритмы и процессоры цифровой обработки сигналов.— С-Пб.: БХВ-Петербург, 2002. [Solonina A., Ulakhovich D., Yakovlev L. S-Pb. BKhV-Peterburg. 2002]
6. Пат. України 65140. Пристрій для обробки звукового сигналу виконаний в інтегральній мікросхемі / В. А. Ковальчук, В. В. Севастьянов.— 2011.— Бюл. № 22. [Pat. of Ukraine. 65140 / V. A. Koval'chuk, V. V. Sevast'yanov. 2011. Bull. N 22.]