

К. т. н. В. П. РЕВА, И. В. МАРЧИШИН, С. В. КОРИНЕЦ,  
д. ф.-м. н. Ф. Ф. СИЗОВ

Украина, г. Киев, ИФП им. В. Е. Лашкарёва НАНУ;  
Россия, г. Новосибирск, ИФП РАН  
E-mail: vpreva@isp.kiev.ua

Дата поступления в редакцию  
09.02 2011 г.

Оппонент д. ф.-м. н. Н. Н. БЕРЧЕНКО  
(НУ «ЛП», г. Львов)

## УСТРОЙСТВА СЧИТЫВАНИЯ ИНФОРМАЦИИ С КРУПНОФОРМАТНЫХ МАТРИЦ ИК-ФОТОДИОДОВ

*Спроектированы и изготовлены устройства считывания для матриц ИК-фотодиодов формата 320×256 и 640×512. Рассмотрена архитектура построения и влияние геометрических размеров элементов схем считывания на выходные параметры устройства.*

Область задач, которые решаются с применением систем технического зрения в тех областях спектра, где зрительная система человека невосприимчива к излучению, в настоящее время быстро расширяется. Решение таких задач базируется, прежде всего, на применении крупноформатных линейек и матриц фотоприемников, обеспечивающих работу систем в масштабе реального времени. Однако такие крупноформатные фотоприемные устройства (ФПУ) не могут функционировать без использования процессорной электроники (в данном случае — без устройств считывания), обеспечивающей выполнение функций накопления заряда, конверсии заряда в напряжение, усиления и мультимплексирования.

Среди нескольких технологий формирования ФПУ гибридная технология изготовления охлаждаемых многоэлементных ИК-фотоприемников и соединения их с устройствами считывания до настоящего времени является наиболее распространенной [см., напр., 1]. Прогресс в технологии изготовления ИК-фотодиодов позволяет реализовывать крупноформатные матрицы и требует новых решений в проектировании и изготовлении устройств считывания для них. В настоящее время основной технологией изготовления таких устройств для крупноформатных приемников излучения ИК-диапазона является кремниевая КМОП-технология с проектными нормами не более 1,0 мкм.

В настоящей работе рассматриваются конструкция и параметры кремниевых устройств считывания, спроектированных и изготовленных по проектным нормам 0,8 и 0,6 мкм, для матриц ИК-фотодиодов на основе узкощелевых полупроводников формата 320×256 и 640×512.

### Архитектура матричных устройств считывания ИК-диапазона

Большинство современных матричных ФПУ ИК-диапазона спроектировано для работы в режиме «мо-

ментального снимка» («snapshot» regime) [1], который позволяет получать информацию от всех пикселей в один и тот же момент. Существуют две разновидности данного режима — «интегрирование, затем считывание» (Integrate Than Read — ITR), применяемого, в основном, для длинноволнового диапазона, и «интегрирование с одновременным считыванием» (Integrate When Read — IWR), применяемого для средневолнового диапазона. В режиме ITR в течение одного кадра вначале производится накопление информационного фототока на емкости пиксела, затем процесс накопления останавливается и производится строчное считывание накопленного заряда. В режиме IWR интегрирование фототока текущего кадра и считывание предыдущего осуществляется одновременно.

При функционировании устройств считывания в первом режиме есть ограничение по времени накопления (интегрирования) фототока, которое можно считать как

$$T_{int} = T_{frame} - (t_{rate} \times n \times m + t_{service}),$$

где  $T_{frame}$  — длительность кадра;

$t_{rate}$  — период вывода одного пиксела информации;

$n \times m$  — формат матрицы;

$t_{service}$  — время, необходимое для срабатывания обрамляющих устройств.

Для частоты развертки  $f=50$  Гц в матрице на 320×256 элементов с одним выходом и в матрице на 640×512 элементов с четырьмя выходами, работающими на частоте 5 МГц, значение  $T_{int}$  составляет порядка 10% от длительности кадра (не более 3 мс). В обоих диапазонах длин волн этого времени достаточно, чтобы получить температурное разрешение не хуже 0,025 К. Для крупноформатных матриц применяется традиционная архитектура развертки либо столбцов, либо строк со строчными (столбцовыми) усилителями/преобразователями, сигналы из которых затем направляются на один или несколько выходов (рис. 1).

Управление матрицей считывания осуществляет цифровой контроллер, обеспечивающий все необходимые сигналы управления. С его помощью можно задавать нужный формат (320×256, 320×240 или 256×25 для матрицы на 320×256 элементов и 640×512, 640×480 или 512×512 для матрицы на 640×512 элементов или произвольное окно внутри матрицы), оптимизировать аналоговые параметры, вырабатывать

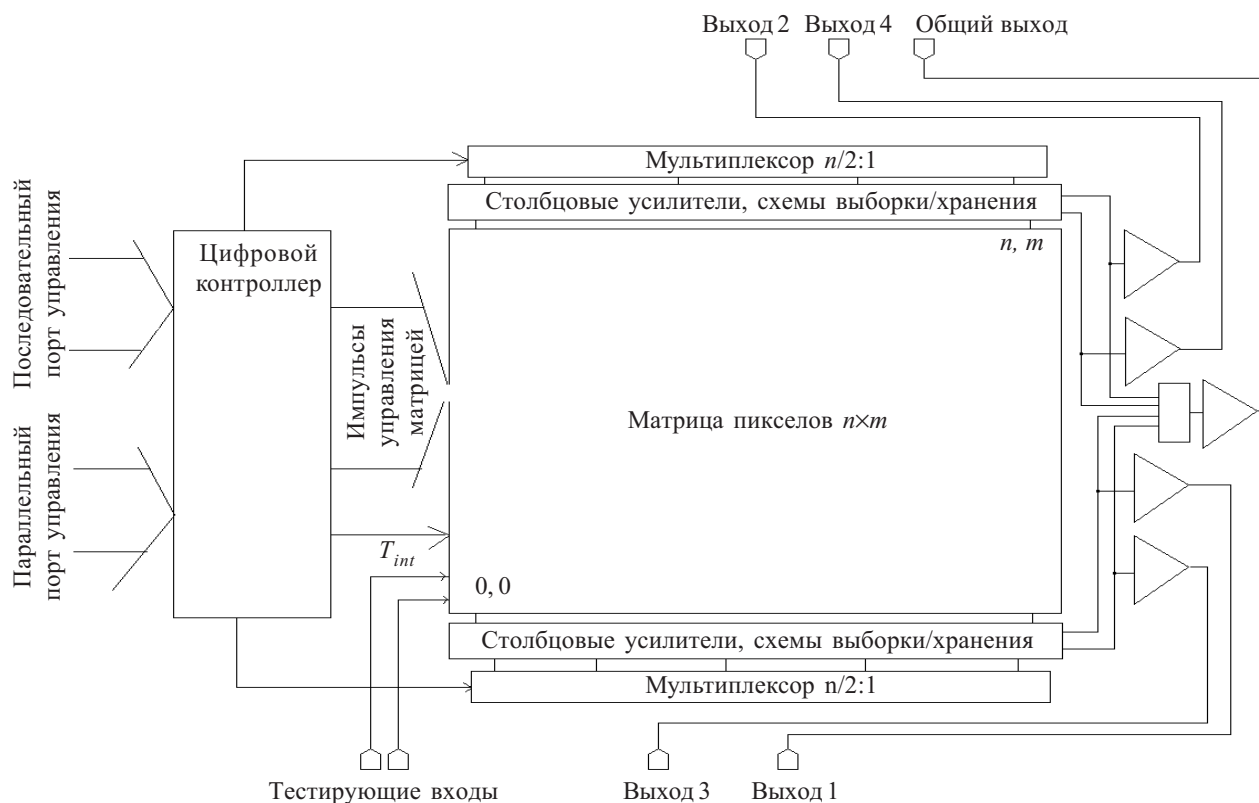


Рис. 1. Блок-схема матричного устройства считывания

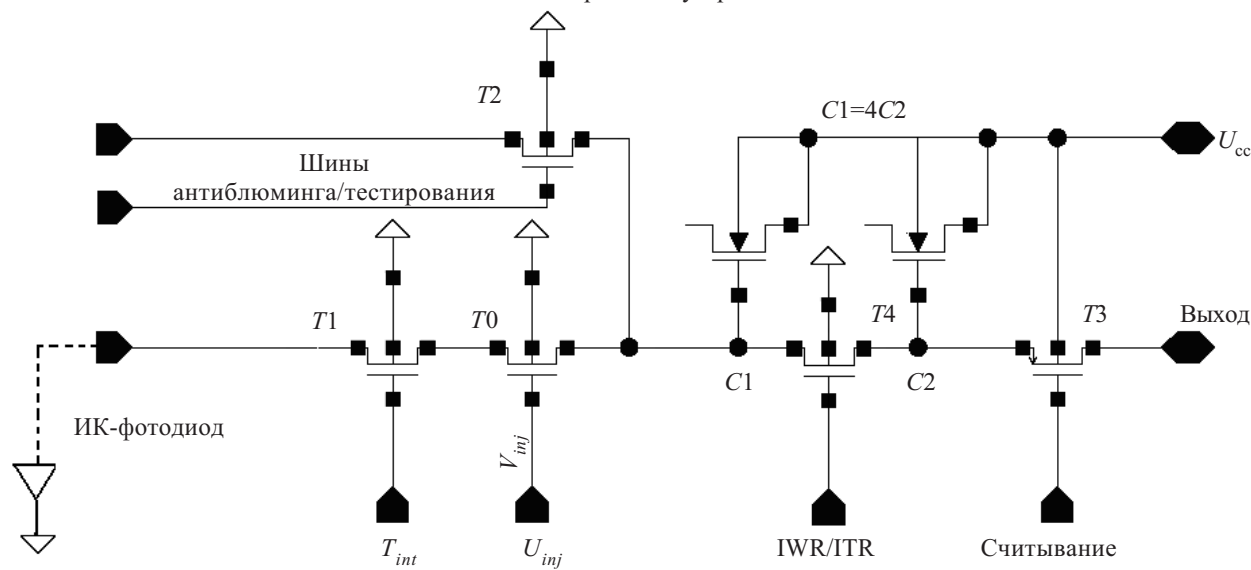


Рис. 2. Схема входной ячейки устройства считывания

синхронизирующие сигналы. Для крупноформатных устройств считывания, линейный размер которых может составлять около 20 мм, необходимо оптимизировать задержки прохождения импульсных сигналов, т. к. они могут составлять десятки наносекунд. Это достигается распараллеливанием сигналов, дублированием схем, применением дополнительных импульсных усилителей/формирователей.

#### Устройства сопряжения с ИК-фотодиодами

В целом параметры ФПУ во многом определяются оптимальностью конструкции входного устройства

сопряжения с ИК-фотодиодами. Достигнутые в настоящее время практически предельные параметры ИК-фотодиодов позволяют использовать наиболее простую и в то же время эффективную схему прямой инжекции [2]. В нее обычно включаются дополнительные элементы, позволяющие провести тестирование устройств считывания без подключения фотодиодов, и транзистор антиблуминга [3]. В случае реализации режима IWR накопительная емкость входной ячейки должна состоять из двух частей. В представленной же на рис. 2 схеме транзистор T1 используется для прерывания процесса накопления ин-

формационного заряда (режим «моментального снимка»);  $T2$  — как транзистор «антиблоринга», тестирующий транзистор и транзистор сброса в режиме IWR;  $T3$  — как считывающий адресный транзистор;  $T4$  — транзистор для соединения и разъединения емкостей  $C1$  и  $C2$  в режиме ITR и IWR. Величина максимальной зарядовой емкости в режиме IWR на 30% меньше, чем в режиме ITR. Для увеличения зарядовой емкости конденсаторы  $C1$  и  $C2$  реализованы как подзатворные емкости  $p$ -канальных транзисторов. Это дает возможность повысить величину максимальной зарядовой емкости до 5 пКл в режиме ITR и до 3 пКл в режиме IWR. Напряжение питания схемы считывания  $U_{cc}$  обычно составляет 3–5 В, подстраиваемое напряжение транзистора  $U_{inj}=0,7–1,4$  В.

**Устройства считывания информационного заряда**

Для считывания информации со столбцовых шин применяются либо балансные дифференциальные усилители, либо зарядочувствительные усилители, эквивалентные схемы которых представлены на рис. 3. Основным их элементом является операционный усилитель. К его входу (неинвертирующему в случае *a* и инвертирующему в случае *б*) подключается через транзистор выборки определенный пиксел. На второй вход подается напряжение смещения  $U_{см}$ . При этом оно может подаваться извне (рис. 3, *б*) либо формироваться внутри микросхемы с помощью делителя питающего напряжения  $U_{dd}$ . В случае *a* между входом и выходом операционного усилителя включена емкость  $C_a$ , определяющая коэффициент преобразования заряд/напряжение. Обе схемы имеют как достоинства, так и недостатки.

В разработанных устройствах используется зарядочувствительный усилитель, т. к. в нем отсутствует деление заряда между пиксельной и считывающей емкостями, благодаря чему не уменьшается динами-

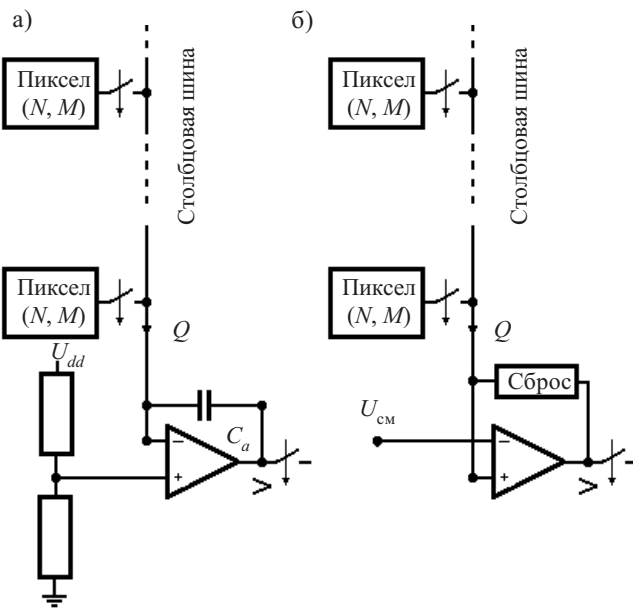


Рис. 3. Эквивалентные схемы зарядочувствительного (а) и балансного дифференциального (б) столбцовых усилителей

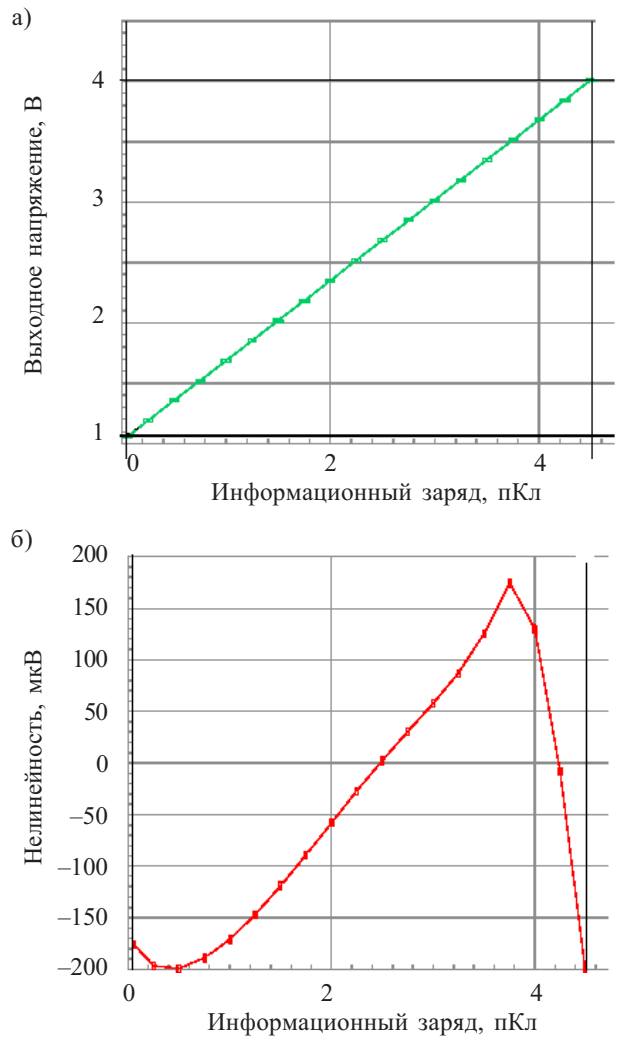


Рис. 4. Расчетная передаточная характеристика столбцового зарядочувствительного усилителя (а) и отклонение характеристики от линейности в реальном усилителе (б)

ческий диапазон; легко перестраивается коэффициент преобразования за счет изменения емкости обратной связи; не требуется дополнительного цикла перезаряда накопительной емкости и прецизионной подстройки опорного напряжения. Зарядочувствительный усилитель имеет лучшую, чем балансный дифференциальный усилитель, линейность при малых уровнях сигнала и позволяет использовать нелинейную подзатворную емкость в качестве накопительного конденсатора. Расчеты показывают, что при коэффициенте преобразования 1 пКл/В зарядочувствительный усилитель позволяет получить динамический диапазон более 80 дБ, максимальный выходной сигнал — не менее 3 В, интегральный шум — менее 250 мкВ (рис. 4).

**Сравнение полученных характеристик устройств считывания с результатами моделирования**

При изготовлении устройств считывания использовалась КМОП-технология с проектными нормами 0,8 и 0,6 мкм, двумя уровнями поликремния и тремя уровнями металла. Основные физико-технологиче-

Основные параметры устройств считывания на основе КМОП-структур, изготовленных по технологиям с разными проектными нормами

Параметры, обозначение, единицы измерения	Проектная норма	
	0,8 мкм	0,6 мкм
Пороговое напряжение МОП-транзисторов, В — <i>n</i> -канальных, $V_{in}$ — <i>p</i> -канальных, $V_{ip}$	0,70 ± 0,1 – (0,80 ± 0,12)	0,72 ± 0,12 – (0,80 ± 0,12)
Удельная емкость диэлектрика $C_{уд}$ , фФ/мкм <sup>2</sup> — подзатворного — конденсаторного	2,03 0,86	2,76 0,86

ские параметры структур, изготовленных в обоих процессах, представлены в **таблице**.

Большинство параметров соответствовало расчетным величинам как при комнатной, так и при азотной температуре. Для получения максимального быстродействия в схеме формата 320×256, изготовленной по 0,8-мкм технологии, в аналоговой части для дифференциальных каскадов были использованы полевые транзисторы минимальных размеров (с длиной канала 0,8 мкм). Это привело к значительному увеличению и межканального разброса значений параметров по сравнению с расчетным, и к повышению шума (**рис. 5, 6**). Измерения показали, что отклоне-

ние уровня постоянного выходного сигнала составляет более ±500 мВ при расчетном значении менее 100 мВ, а средний шум составляет порядка 2,2 мВ при расчетном 0,25 мВ. В результате этого полученный динамический диапазон был ниже расчетного более чем на 20% (снизился с 80 до 60 дБ). В схеме считывания для матрицы формата 640×512 для дифференциальных каскадов использовались транзисторы, длина канала которых превышала минимальную не менее чем втрое, с «мозаичным» топологическим расположением элементов. Это позволило приблизить реальные параметры к расчетным и получить совпадение более чем на 90%.

\*\*\*

Таким образом, при проектировании и изготовлении устройств считывания для крупноформатных фоточувствительных матриц ИК-диапазона необходимо учитывать многие технологические параметры, несущественные для устройств считывания меньшего формата, исследованных ранее [4, 5]. Для аналоговой части схем считывания это относится, в первую очередь, к отклонению от расчетных значений таких физических параметров, как пороговое напряжение, подвижность носителей, геометрические размеры. Такие отклонения наиболее сказываются на транзисторах минимальных размеров, поэтому применение транзисторов с минимальной длиной канала в балансных каскадах операционных усилителей нежелательно. Необходимо также учитывать, что результаты моделирования с учетом допустимых отклонений могут отличаться от реальных данных более чем в два раза, что указывает на необходимость тщательной проработки аналоговых схем.

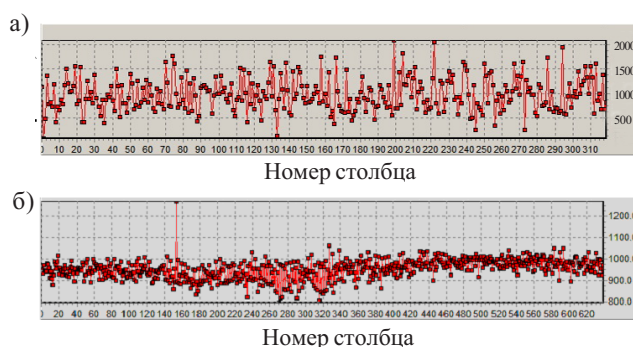


Рис. 5. Оцифрованная осциллограмма выходного сигнала  $U$  схемы считывания с матрицей формата 320×256 (а) и формата 640×512 (б) (в тестовом режиме измерения без подключения фотодиодов, при 20°C, частота считывания 5 МГц)

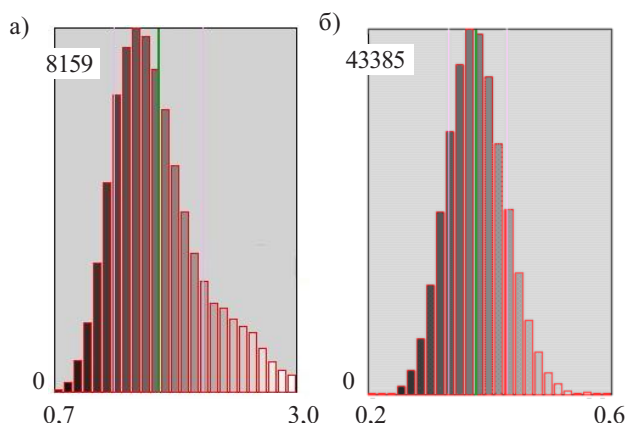


Рис. 6. Статистическое распределение шума схемы считывания для матриц формата 320×256 (а) и формата 640×512 (б) в тестовом режиме измерения

ИСПОЛЬЗОВАННЫЕ ИСТОЧНИКИ

1. Сизов Ф. Ф. Фотоэлектроника для систем видения в невидимых участках спектра.— К.: Академперіодика, 2008. [Sizov F. F. Foelektronika dlya sistem videniya v nevidimyh uchastkakh spektra. Kiev. Akademperiodika. 2008]
2. Kozlowski L. J., Kosonocky. W. F. Infrared detector arrays/In book: Handbook of Optics // Ed. by M. Boss, W. Van Stryland, D. R. Williams, W. L. Wolfe.— New York, McGraw-Hill, 1995.
3. Fossum E., Pain B. Infrared readout electronics for space science sensors: State of the art and future directions // Proc. SPIE. — 1994.— Vol. 2020.— P. 262—285.
4. Рева В. П., Коринец С. В., Писаренко Л. А. и др. Сравнительный анализ технологий изготовления кремниевых схем считывания инфракрасной аппаратуре // Технология и конструирование в электронной аппаратуре.— 2007.— № 5.— С. 46—49. [Reva V. P., Korinets S. V., Pisarenko L. A. i dr. // Tekhnologiya i konstruirovaniye v elektronnoy apparature. 2007. N 5. P. 46]
5. Sizov F. F., Derkach Yu. P., Korinets S.V., Reva V. P. 576×6 ROIC for MCT LWIR Arrays // Proc. SPIE.— 2005.— Vol. 5726.— P. 140—145.